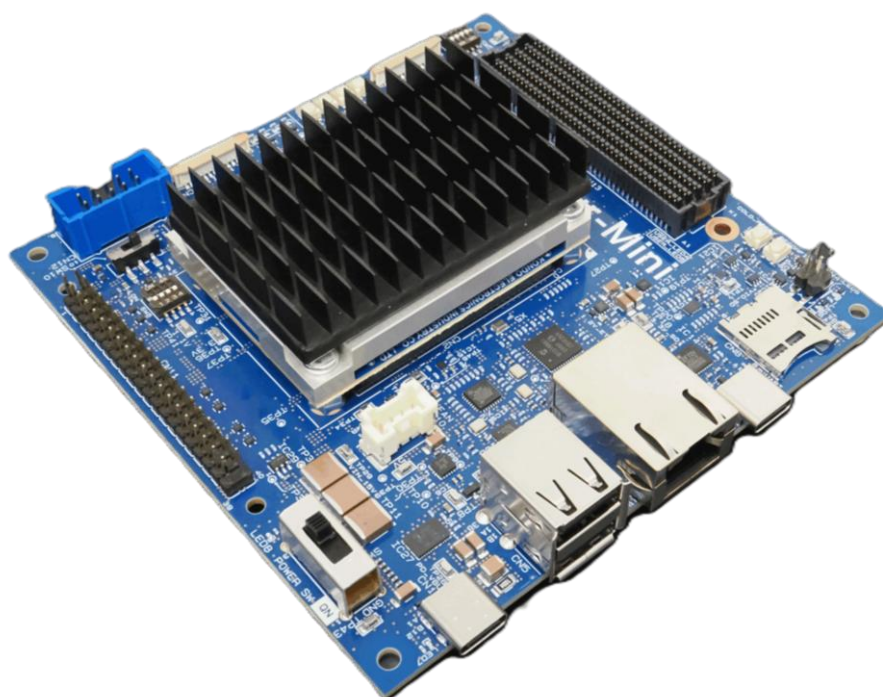

Sulfur-Mini 開発キット ユーザーマニュアル

Ver.1.0



株式会社近藤電子工業

はじめに

この度は、Sulfur-Mini 開発キットをお買い上げいただき誠にありがとうございます。

本製品をご使用になる前に、本マニュアルおよび関連資料を十分にご確認いただき、使用上の注意を守って正しくご使用ください。



取扱い上の注意

- 本書に記載されている内容は、将来予告なく変更されることがあります。本製品のご使用にあたっては、弊社窓口または弊社ホームページなどで最新の情報をご確認ください。
- 本製品には一般電子機器用部品が使用されています。極めて高い信頼性を要求する装置(航空、宇宙機器、原子力制御機器、生命維持のための医療機器等)には使用しないでください。
- 本製品は国内使用を前提として開発および製造を行っています。本製品または本製品を組み込んだ製品を輸出される場合は、お客様の責任において「外国為替および外国貿易法」およびその他輸出関連法令等を遵守し、必要な手続きを行ってください。
- LAN、USB、HDMI 以外のコネクタへのケーブルの抜き差しは、必ず電源を OFF にした状態で行ってください。
- 水、湿気、ほこり、油煙等の多い場所では使用しないでください。
- 本製品の関連資料の全部または一部を弊社に無断で使用または複製することを禁止します。
- 本書および関連資料で取り上げる会社名および製品名等は、各社の商標または登録商標です。

お問い合わせ先

- 製品に関するお問い合わせは、下記のメールアドレスよりお願いいたします。

keim-support@kd-group.co.jp

目次

1. 概要.....	5
1.1. 同梱品	5
1.2. 別途必要なもの	5
1.3. 製品の特徴.....	6
1.4. 使用上の注意	7
1.5. 製品の仕様.....	8
1.6. ブロック図	9
1.7. ボードレイアウト.....	10
2. 機能仕様	12
2.1. SoM (KEIm-A5ESoM Mini).....	12
2.1.1. SoM ステータス LED	13
2.2. Board to Board コネクタ.....	14
2.3. スイッチ、LED	15
2.3.1. ユーザーLED	16
2.3.2. ユーザープッシュスイッチ.....	17
2.3.3. ユーザーDIP スイッチ.....	18
2.3.4. SoM モードスイッチ	19
2.3.5. HSIO_2A 電圧設定スイッチ.....	20
2.4. 電源回路.....	21
2.5. コンフィグレーション回路	22
2.6. JTAG コネクタ	23
2.7. SDMMC	25
2.8. リセット回路.....	27
2.9. クロック回路	28
2.10. Ethernet	29
2.11. 1PPS コネクタ	31
2.12. USB2.0	32
2.13. USB-UART	34
2.14. MIPI	35
2.15. I2C 回路.....	37
2.16. FAN 電源コネクタ.....	38
2.17. 2x20 ピンヘッド	39
2.18. FMC コネクタ	41
2.18.1. FMC コネクタの信号名と説明	42
3. セットアップ方法	52
3.1. microSD カードの挿抜	52
3.2. 電源投入について	53

3.3. MIPI ケーブルの挿抜.....	54
3.4. RTC バックアップ用電池の挿抜.....	54
4. 基板外形	55
5. 更新履歴	56

1. 概要

本書は、Agilex™ 5 SoC FPGA E シリーズを搭載した開発キット「Sulfur-Mini 開発キット」の特長および仕様について説明するユーザーマニュアルです。

1.1. 同梱品

本製品のパッケージには、以下のものが含まれています。
ご使用前に、すべての同梱品がそろっていることをご確認ください。

- SoM およびキャリアボード(組み立て済み) 1 式
- ヒートシンク(評価サンプル) 1 個

1.2. 別途必要なもの

本製品を使用するためには、以下の機器および環境を準備してください。

- USB Power Delivery 対応 AC 充電器
出力:45W 以上(15V / 3A)
推奨型番:ACDC-PD8445BK (ELECOM)
[USB Power Delivery 45W AC 充電器\(USB Type-C ケーブル付属\) - ACDC-PD8445BK](#)
- microSD カード
容量: 32GB 以上推奨
推奨型番:KLMEA032G (KIOXIA)
[EXCERIA microSD メモリカード \(型番\)KLMEA シリーズ取扱説明書 | KIOXIA - Japan \(日本語\)](#)
- Altera FPGA ダウンロード・ケーブル II または III
参考型番:PL-USB2-BLASTER または PL-UB3-CABLE
<https://docs.altera.com/r/docs/864466/current/usb-blaster-iii-fpga-development-cable-user-guide>
- RTC バックアップ用電池
推奨型番:CR1220 (Panasonic)
[CR1220 - リチウム一次電池 - パナソニック エナジー株式会社](#)
- UART ターミナルケーブル
仕様:Type-A to Type-C
推奨型番:U2C-AC10BK
- PC
開発ツールとして Quartus Prime Pro 25.3.1 以降を使用します。
PC の動作環境については、Altera 社の公式サイトを参照してください。

1.3. 製品の特徴

本製品は、Agilex™ 5 SoC FPGA E シリーズを搭載した System on Module (以下、SoM)「KEIm-A5ESoM Mini」(近藤電子工業)を使用した開発キットです。

キャリアボードには、MIPI、Ethernet、USB 2.0 などの各種ペリフェラルインターフェースに加え、拡張用として FMC コネクタ、2x20 ピンヘッダを搭載しています。

本製品は、ハードウェアおよびソフトウェア開発者が Agilex™ 5 SoC FPGA E シリーズを用いたシステム開発や機能評価を迅速に開始できるプラットフォームを提供します。

本製品の主な特徴を以下に示します。

- ① 小型 SoM を採用した構成
本製品では、コア部分に小型 SoM「KEIm-A5ESoM Mini」を採用しています。
本製品を用いてデバイス評価や機能検証を行った後、実際の製品設計において SoM をそのままシステムのコアモジュールとして使用することが可能です。
これにより、ハードウェア開発の効率化および開発時間の短縮を実現できます。
- ② 豊富な拡張インターフェース
FMC コネクタおよび 2x20 ピンヘッダを搭載しており、FMC (FPGA Mezzanine Card) や Raspberry Pi HAT などの市販拡張ボードを接続することができます。
これにより、各種インターフェース機能の評価やアプリケーション開発を柔軟に行うことが可能です。
- ③ コンパクトなフォームファクタ
本製品はコンパクトな外形で設計されており、評価用途だけでなく、試作システムへの組み込みにも適しています。
- ④ リファレンスデザインの提供
本製品では、搭載されている各種ペリフェラルインターフェースを活用するためのハードウェアおよびソフトウェアのリファレンスデザインを提供予定です。
これにより、Agilex™ 5 SoC FPGA E シリーズを用いたアプリケーション開発を効率的に開始することができます。

1.4. 使用上の注意

本製品を使用する際は、以下の点に注意してください。

- 本製品に FMC モジュールや Raspberry Pi HAT モジュールを接続する場合は、モジュールと本製品の該当ポートの仕様が一致していることを、信号レベル、電源仕様、接続方法の観点から十分に確認した上で接続してください。
- 本製品を取り扱う際は、静電気による破壊を防止するため、適切な ESD 対策を行ってください。
- 本製品の動作には適切な電源供給および放熱設計が必要です。システム設計時には電源容量および熱設計に十分注意してください。
- SoM のヒートスプレッド内側の4つのネジ穴は、評価用として用意されています。本ヒートスプレッドは薄型・軽量化を優先した設計のため、これらのネジ穴のタップ部の強度は十分ではありません。そのため、製品用途における機械的強度は保証していません。また、ネジ穴は貫通していますので、基板に接触しないよう、突出量が 3mm 以下のネジを使用してください。
- SoM に搭載されている TPM に接続されている信号は、SoM の LPDDR4 バンクの I/O に割り付けられています。SoC FPGA の EMIF の仕様により、HPS の F2H ブリッジが有効になっている場合、本機能を使用できません。本機能を使用する際は、HPS の F2H ブリッジを無効 (Disable) に設定してください。

1.5. 製品の仕様

本製品の仕様を以下に示します。

表 1-1 製品仕様

項目	内容	
SoM	KEIm-A5ESoM Mini (CS1 バージョン)	
	Agilex™ 5 SoC FPGA E シリーズ M16A パッケージ: A5ED013BM16AI4SCS ハードプロセッサシステム (HPS): Dual-core Arm Cortex-A76 最大 1.4GHz, Dual-core Arm Cortex-A55 最大 1.25GHz FPGA ファブリック: 138,060 LEs	
	メモリ	LPDDR4 SDRAM 4GByte (1G x 32bit)
	コンフィグレーション ROM	QSPI Flash 1Gbit
	ストレージデバイス	eMMC 32GByte ^{*1}
Ethernet(HPS)	Gigabit Ethernet ポート PHY: KSZ9131RNX (Microchip)	
USB2.0	USB 2.0 High-Speed Type-A (ホスト) コネクタ x2 Hub: USB2422-I/MJ (Microchip) PHY: USB3320C-EZK (Microchip)	
SDMMC	microSD カードスロット ^{*1}	
MIPI	22 ピンコネクタ x2 Bank3A 用コネクタ: 4 レーン仕様 (1.1V 固定) Bank2A 用コネクタ: 4 レーン仕様	
クロック	SoC FPGA 用水晶発振器 x4 HPS 用 100MHz クロック FPGA 用 100MHz クロック MIPI リファレンスクロック 25MHz x2	
USB-UART	USB Type-C コネクタ x1 USB to UART ブリッジ: FT232RN (FTDI)	
RTC	DS1339A (ADI)	
EEPROM	24AA64 (Microchip)	
デバッグ I/F	JTAG 10 ピンコネクタ	
FAN 電源コネクタ	4 ピン: BM04B-PASS-1 (JST)	
FMC コネクタ	400 ピン HPC コネクタ: ASP-134486-01 (Samtec) トランシーバー x4 レーン 1.3V or 1.2V シングルエンド 最大 72 本又はディファレンシャル最大 36 ペア	
2x20 ピンヘッド	2.54mm ピッチピンヘッド 3.3V IO26 本を接続 (内 2 本は I2C で共用)	
その他	ディップスイッチ x4, プッシュスイッチ x4, LED x4	
入力電源	+15V USB-PD より供給	
消費電流	TBD	
使用温度範囲	0°C~ +40°C	
外形寸法	110 × 110 × 18.4mm (ヒートシンクや突起物を含まず)	

*1 eMMC と microSD カードは排他仕様となっていて、同時には使用できません。

1.6. ブロック図

本製品のブロック図を以下に示します。

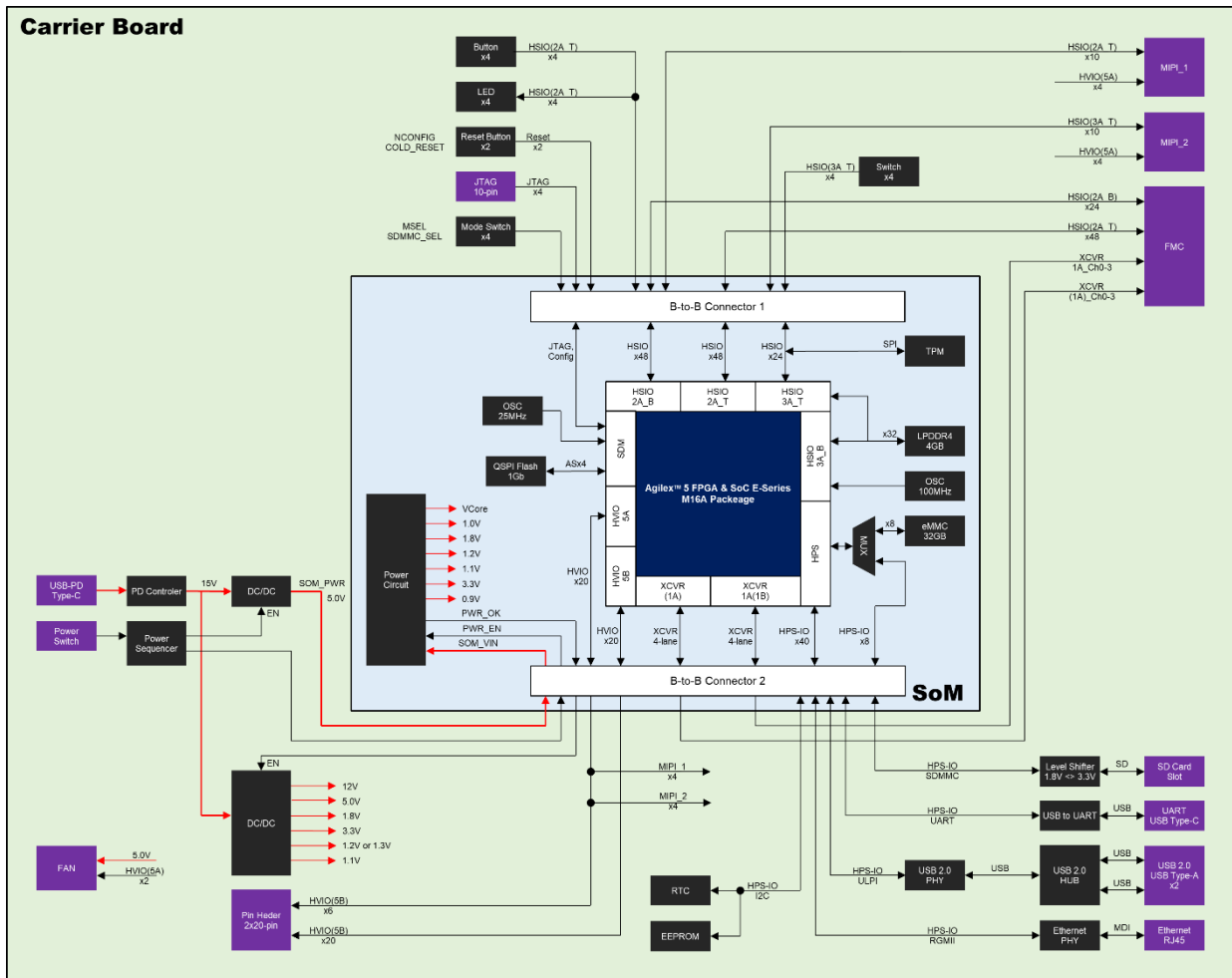
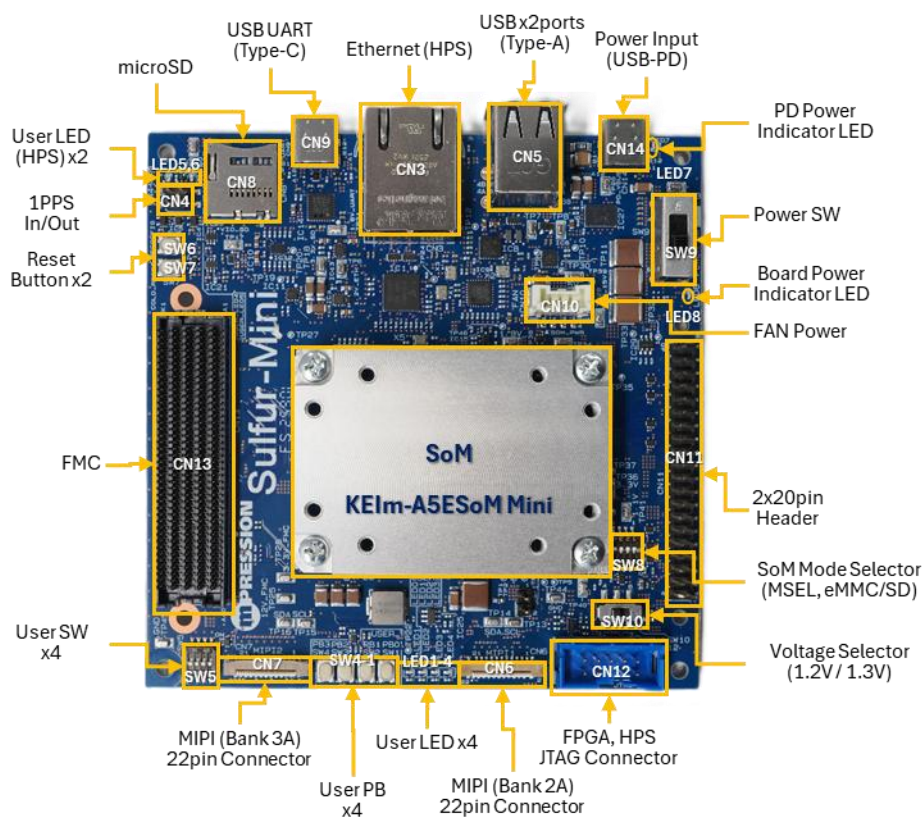


図 1-1 Sulfur-Mini 開発キットブロック図

1.7. ボードレイアウト

本製品のボードレイアウト、および搭載されている主要なコンポーネントを以下に示します。



Coin Battery
for RTC
(CR1220)

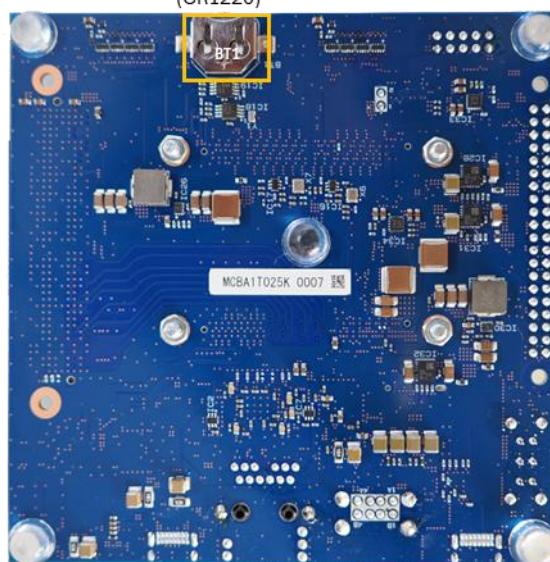


図 1-2 ボードレイアウト

表 1-2 主要コンポーネント一覧

リファレンス	名称	説明
SoM		
SoM	KEIm-A5ESoM Mini	Agilex™ 5 SoC FPGA E シリーズ M16A パッケージ A5ED013BM16AI4SCS 搭載
I/F Connector		
CN1, CN2	Board to Board コネクタ	240 ピン 0.635mm ピッチ 4 列 Board to Board コネクタ キャリアボード側 : ADM6-60-01.5-L-4-2-A (Samtec) SoM 側 : ADF6-60-03.5-L-4-2-A (Samtec)
CN3	Ethernet (HPS)ポート	パルストランス内蔵 RJ45 コネクタ
CN5	USB 2.0 コネクタ	Type-A High Speed 対応の 2 ポートコネクタ
CN6	MIPI コネクタ 1	22 ピン 0.5mm ピッチ FFC コネクタ、4 レーン
CN7	MIPI コネクタ 2	22 ピン 0.5mm ピッチ FFC コネクタ、4 レーン、1.1V 固定
CN8	microSD カードスロット	HPS の SDMMC に接続
CN9	USB-UART コネクタ	USB Type-C
CN10	FAN コネクタ	4 ピン、5V 出力
CN11	2x20 ピンヘッド	2.54mm ピッチ 40 ピン、3.3V HVIO 26 本を接続 (内 2 本は I2C で 共用)
CN12	JTAG コネクタ	2.54mm ピッチ 10 ピン、1.8V
CN13	FMC コネクタ	400 ピンコネクタ (HPC 仕様)、HSIO に接続 (シングルエンド x72 又はディファレンシャル x36 ペア)、トランシーバー x4 レーン接続
CN14	電源コネクタ	USB Type-C、USB-PD
電池ホルダ		
BT1	電池ホルダ	RTC バッテリバックアップ用 (CR1220)
スイッチ		
SW1, SW2, SW3, SW4	ユーザープッシュスイッチ	すべて HVIO に接続
SW5	ユーザーDIP スwitch	4 素子、すべて HVIO に接続
SW6	リセットスイッチ	リコンフィグ用
SW7	リセットスイッチ	HPS リセット用
SW8	SoM モードスイッチ	FPGA コンフィグレーションモード設定およびストレージデバイスの 選択に使用
SW9	電源スイッチ	ボードの電源の ON/OFF
SW10	HSIO_2A 電圧選択スイッチ	バンク 2A (HSIO)の VCCIO を 1.2V または 1.3V に切り替え
LED		
LED1, LED2, LED3, LED4	ユーザー用 LED (FPGA)	HVIO に接続
LED5, LED6	ユーザー用 LED (HPS)	HPS-IO に接続
LED7	PD 電源ステータス LED	USB-PD 入力から 15V が印加されると点灯
LED8	ボード電源ステータス LED	電源スイッチが ON になり、ボードに電源が供給されると点灯

2. 機能仕様

本製品に搭載されている各種機能の詳細について記載します。

2.1. SoM (KEIm-A5ESoM Mini)

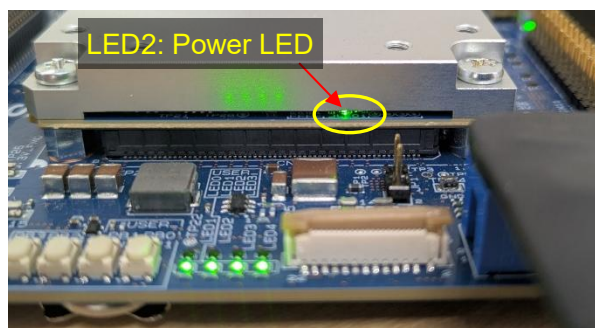
本製品に搭載されている SoM (KEIm-A5ESoM Mini) の基本仕様を以下に示します。詳細については、KEIm-A5ESoM Mini ハードウェアマニュアルを参照してください。

表 2-1 SoM 基本仕様

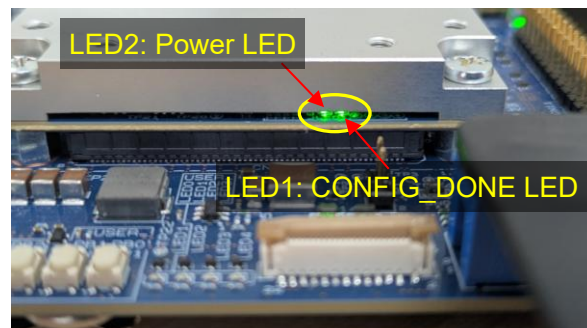
項目		内容
SoC FPGA		Agilex™5 SoC FPGA E シリーズ
	デバイス型式	A5ED013BM16AI4SCS
	Processor	Dual-core Arm Cortex-A76 最大 1.4GHz Dual-core Arm Cortex-A55 最大 1.25GHz
	Logic Elements	138,060 LEs
	M20K memory blocks	358 blocks
	MLAB memory count	2,340 counts
	I/O PLL	4
	Fabric-feeding I/O PLL	8
	Variable-precision DSP blocks 18 x 19 multipliers	188 376
メモリ	32 bit 幅、4GB LPDDR4 SDRAM	
コンフィグレーション ROM	1Gbit QSPI Flash	
ストレージデバイス	32GB eMMC メモリ	
TPM モジュール	SLB9672XU20FW1612XTMA1 (Infineon)	
クロック	OSC(SDM)	25MHz 固定クロック
	OSC(LPDDR4)	100MHz 固定クロック
基板間コネクタ		240 pin 基板間コネクタ x 2
	コネクタ型式	ADF6-60-03.5-L-4-2-A (Samtec)
	HPS-IO	最大 48 本 (内訳は RGMII x 1, ULPI x 1, UART x 1, I2C x 1, SDMMC x 1, GPIO)
	HSIO	最大 96 本
	HVIO	最大 40 本
	Transceiver(17Gbps)	4 レーン
	Debug I/F	JTAG
入力電源	4.7V to 13.2V	
消費電流	TBD	
使用温度範囲	-45°C to +85°C	
外形寸法	60 × 43 × 10 mm (ヒートスプレッドを含む)	

2.1.1. SoM ステータス LED

本製品に搭載されている SoM にはステータス確認用の LED を搭載しています。LED の各機能を以下に示します。



(a) 未コンフィグレーション状態



(b) コンフィグレーション完了状態

表 2-2 SoM ステータス LED

リファレンス	名称	説明
SoM : LED1	CONF_DONE LED	コンフィグレーション状態を表示します。 点灯:コンフィグレーション完了 消灯:コンフィグレーション未完了
SoM : LED2	Power LED	電源入力状態を示す LED です。SoM に電源が印加されると点灯します。

2.2. Board to Board コネクタ

SoM との接続に使用する Board to Board コネクタのボードレイアウトを以下に示します。各コネクタのピンサインは KEIm-A5ESoM Mini ハードウェアマニュアルを参照ください。

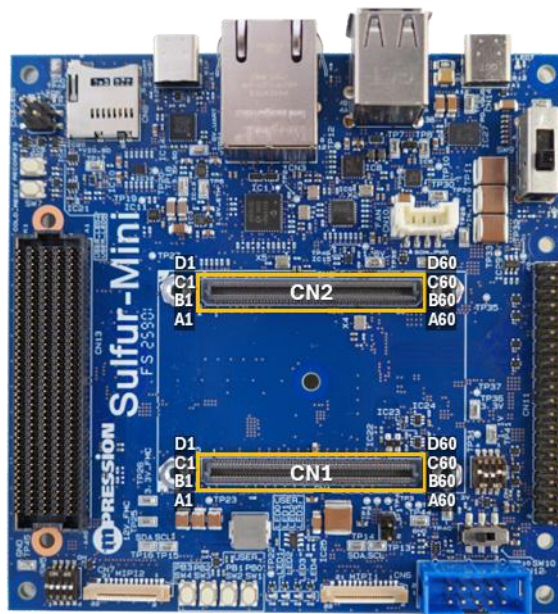


図 2-1 SoM コネクタレイアウト

2.3. スイッチ、LED

本製品のスイッチ、LED のボードレイアウトを以下に示します。

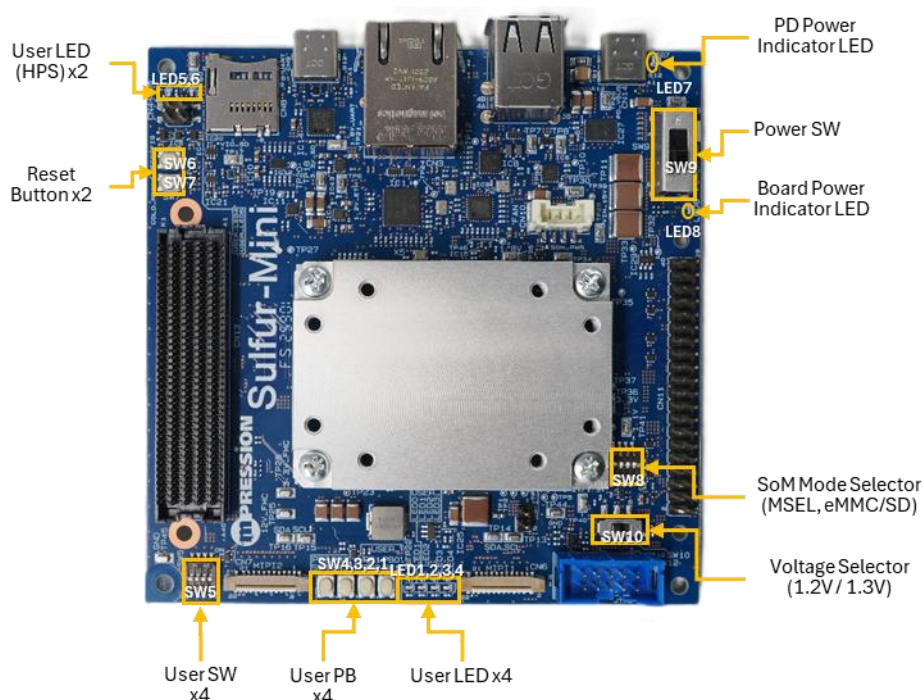


図 2-2 スイッチ、LED レイアウト

表 2-3 スイッチ、LED 一覧

リファレンス	名称	説明
SW1, SW2, SW3, SW4	ユーザープッシュスイッチ	ユーザー用のプッシュスイッチです。 詳細は、2.3.2 ユーザープッシュスイッチをご確認ください。
SW5	ユーザーDIP スイッチ	ユーザー用の DIP スイッチです。 詳細は、2.3.3 ユーザーDIP スイッチをご確認ください。
SW6	リセットスイッチ (リコンフィグ)	FPGA を再コンフィグレーションします。
SW7	リセットスイッチ (COLD_RESET)	HPS に COLD リセット
SW8	SoM モードスイッチ	FPGA の動作モードやブートメモリを設定します。 詳細は、2.3.4 SoM モードスイッチを確認ください。
SW9	電源スイッチ	ボードの電源用のスライドスイッチです。
SW10	HSIO_2A 電圧設定スイッチ	HSIO_2A バンクの電源を切り替えます。 詳細は、2.3.5 HSIO_2A 電圧設定スイッチをご確認ください。
LED1, LED2, LED3, LED4	ユーザーLED (FPGA)	ユーザー用の LED です。 詳細は、2.3.1 ユーザーLEDをご確認ください。
LED5, LED6	ユーザーLED (HPS)	ユーザー用の LED です。 詳細は、2.3.1 ユーザーLEDをご確認ください。
LED7	PD 電源ステータス LED	USB-PD 入力から 15V が印加されると点灯します。
LED8	ボード電源ステータス LED	電源スイッチが ON になり、ボードに電源が供給されると点灯します。

2.3.1. ユーザーLED

本製品のユーザーLEDの回路、ピンアサイン、表示内容を以下に示します。

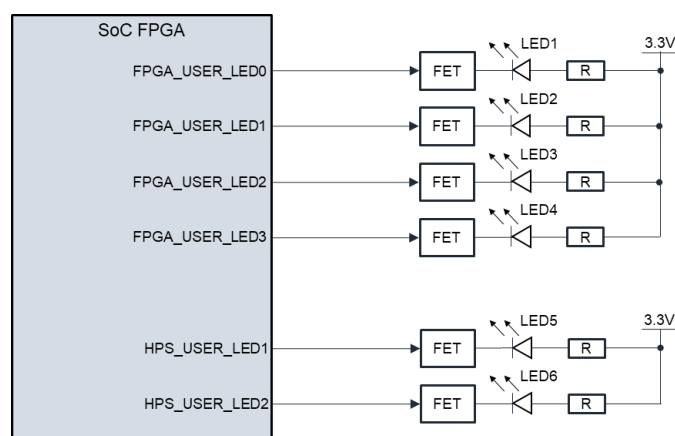


図 2-3 ユーザーLED 回路

表 2-4 ユーザーLED 回路のピンアサイン

信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
FPGA_USER_LED0	CN1.B35	HSIO_2A_B_IO1_N	Y5	1.2-V or 1.3-V LVCMOS*1
FPGA_USER_LED1	CN1.B36	HSIO_2A_B_IO1_P	W4	1.2-V or 1.3-V LVCMOS*1
FPGA_USER_LED2	CN1.C34	HSIO_2A_B_IO2_N	AA3	1.2-V or 1.3-V LVCMOS*1
FPGA_USER_LED3	CN1.C35	HSIO_2A_B_IO2_P	Y4	1.2-V or 1.3-V LVCMOS*1
HPS_USER_LED1	CN2.D12	HPS_IOA11_1V8	A23	1.8-V LVCMOS
HPS_USER_LED2	CN2.D11	HPS_IOA12_1V8	A26	1.8-V LVCMOS

表 2-5 ユーザーLED 表示内容

リファレンス	名称	説明
LED0	FPGA_USER_LED0	端子を Low レベル (論理 0) にすると消灯、端子を High レベル (論理 1) にすると点灯
LED1	FPGA_USER_LED1	端子を Low レベル (論理 0) にすると消灯、端子を High レベル (論理 1) にすると点灯
LED2	FPGA_USER_LED2	端子を Low レベル (論理 0) にすると消灯、端子を High レベル (論理 1) にすると点灯
LED3	FPGA_USER_LED3	端子を Low レベル (論理 0) にすると消灯、端子を High レベル (論理 1) にすると点灯
LED4	HPS_USER_LED1	端子を Low レベル (論理 0) にすると消灯、端子を High レベル (論理 1) にすると点灯
LED5	HPS_USER_LED2	端子を Low レベル (論理 0) にすると消灯、端子を High レベル (論理 1) にすると点灯

*1 これらの IO Standard の設定は、SW10 (HSIO 電圧設定スイッチ) により設定される HSIO_2A の印加電圧に合わせて変更してください。

2.3.2. ユーザープッシュスイッチ

本製品のユーザープッシュスイッチの回路、ピンアサイン、設定内容を以下に示します。

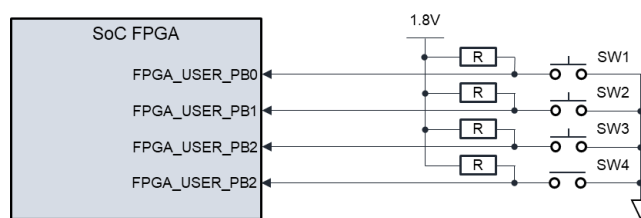


図 2-4 ユーザープッシュスイッチ回路

表 2-6 ユーザープッシュスイッチ回路のピンアサイン

信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
FPGA_USER_PB0	CN1.C37	HSIO_2A_B_IO3_N	AA4	1.2-V or 1.3-V LVCMOS*1
FPGA_USER_PB1	CN1.C38	HSIO_2A_B_IO3_P	AB3	1.2-V or 1.3-V LVCMOS*1
FPGA_USER_PB2	CN1.A34	HSIO_2A_B_IO4_N	AC3	1.2-V or 1.3-V LVCMOS*1
FPGA_USER_PB3	CN1.A35	HSIO_2A_B_IO4_P	AB4	1.2-V or 1.3-V LVCMOS*1

表 2-7 ユーザープッシュスイッチ設定内容

リファレンス	名称	説明
SW1	FPGA_USER_PB0	スイッチを押下すると Low レベル (論理 0)、それ以外は High レベル (論理 1)
SW2	FPGA_USER_PB1	スイッチを押下すると Low レベル (論理 0)、それ以外は High レベル (論理 1)
SW3	FPGA_USER_PB2	スイッチを押下すると Low レベル (論理 0)、それ以外は High レベル (論理 1)
SW4	FPGA_USER_PB3	スイッチを押下すると Low レベル (論理 0)、それ以外は High レベル (論理 1)

*1 これらの IO Standard の設定は、SW10 (HSIO 電圧設定スイッチ) により設定される HSIO_2A の印加電圧に合わせて変更してください。

2.3.3. ユーザーDIP スイッチ

本製品のユーザーDIP スイッチの回路、ピンアサイン、設定内容を以下に示します。

使用上の制約

本スイッチを使用する場合、以下の制約があります。

- 本スイッチは SoM の LPDDR4 バンクに割り付けられています。
- SoC FPGA の EMIF の仕様により、HPS の F2H ブリッジが有効になっている場合は本スイッチを使用できません。

本スイッチを使用する際は、HPS の F2H ブリッジを無効 (Disable) に設定してください。

FPGA 設定に関する注意

キャリアボード上には本スイッチ用のプルアップ抵抗を搭載していません。そのため、FPGA の設定で Weak Pull-up を有効にする必要があります。

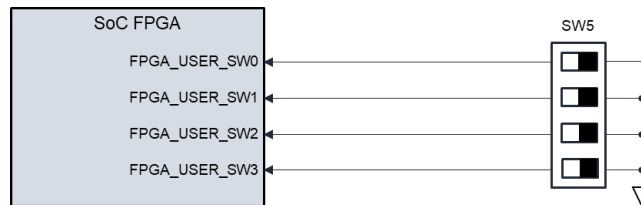


図 2-5 ユーザーDIP スイッチ回路

表 2-8 ユーザーDIP スイッチ回路のピンアサイン

信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
FPGA_USER_SW0	CN1.D8	HSIO_3A_T_IO13_N	L1*1	1.1-V
FPGA_USER_SW1	CN1.D9	HSIO_3A_T_IO13_P	M1*1	1.1-V
FPGA_USER_SW2	CN1.D5	HSIO_3A_T_IO14_N	K1*1	1.1-V
FPGA_USER_SW3	CN1.D6	HSIO_3A_T_IO14_P	L2*1	1.1-V

表 2-9 ユーザーDIP スイッチ設定仕様

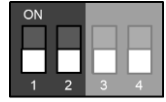


リファレンス	名称	説明
SW13.1	FPGA_USER_SW0	スイッチを ON にすると Low レベル (論理 0)、OFF にすると High レベル (論理 1)
SW13.2	FPGA_USER_SW1	スイッチを ON にすると Low レベル (論理 0)、OFF にすると High レベル (論理 1)
SW13.3	FPGA_USER_SW2	スイッチを ON にすると Low レベル (論理 0)、OFF にすると High レベル (論理 1)

*1 外部にプルアップを搭載していないため、ピン設定で Weak Pullup を有効にして使用してください。

2.3.4. SoM モードスイッチ

本製品は SoM の動作モード設定用のスイッチを搭載しています。スイッチの各機能を以下に示します。

表 2-10 SoM モードスイッチ

リファレンス	名称	説明			
SW8.1	MSEL1	コンフィグレーションモード*1の選択			
		モード	MSEL1	MSEL2	参考図
		JTAG only mode (デフォルト)	OFF	OFF	
SW8.2	MSEL2	AS Normal mode	OFF	ON	
		AS Fast mode	ON	ON	
SW8.3	SDMMC_SEL	ストレージデバイスの選択 ON: SD mode (デフォルト) OFF: eMMC mode			
SW8.4	未使用	-			

*1 コンフィグレーションモードの詳細については Agilix™5 FPGA & SoC E シリーズ のマニュアルを確認してください。

2.3.5. HSIO_2A 電圧設定スイッチ

本製品には、HSIO バンク 2A の電源電圧切り替え用のスイッチが搭載されています。回路および設定内容を以下に示します。

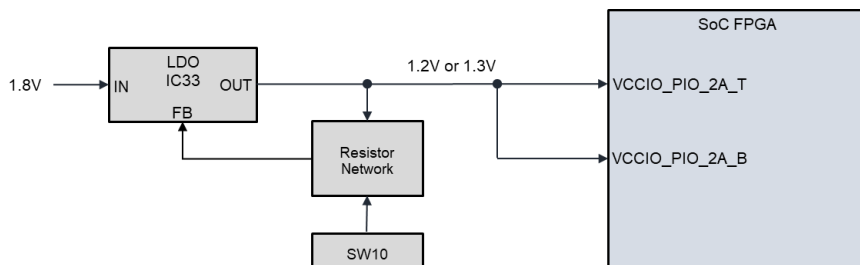


図 2-6 HSIO_2A 電圧切り替え回路

表 2-11 HSIO_2A 電圧設定スイッチ設定内容

リファレンス	名称	設定モード	設定
SW10	HSIO_2A_VCCIO	1, 4 側: HSIO_2A のバンク電圧を 1.2V に設定 (デフォルト)	
		3, 6 側: HSIO_2A のバンク電圧を 1.3V に設定	

2.4. 電源回路

本製品の電源回路を以下に示します。

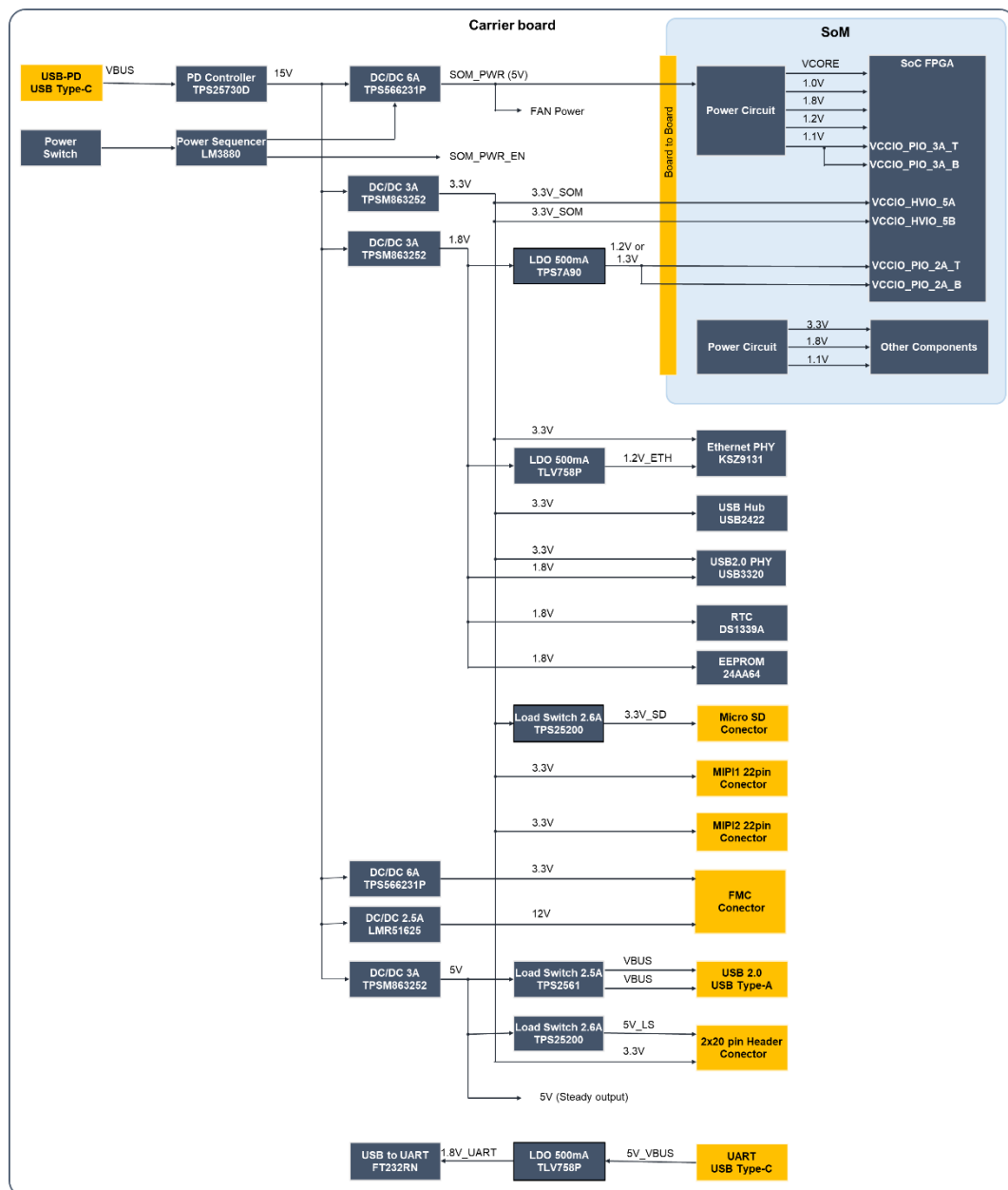


図 2-7 電源回路

2.5. コンフィグレーション回路

本製品のコンフィグレーション回路を以下に示します。コンフィグレーションは、JTAG コネクタまたは SoM 上の QSPI Flash から実行できます。コンフィグレーションモードの切り替えは SoM モードスイッチで行えます。SoM モードスイッチについては、2.3.4 項を参照ください。

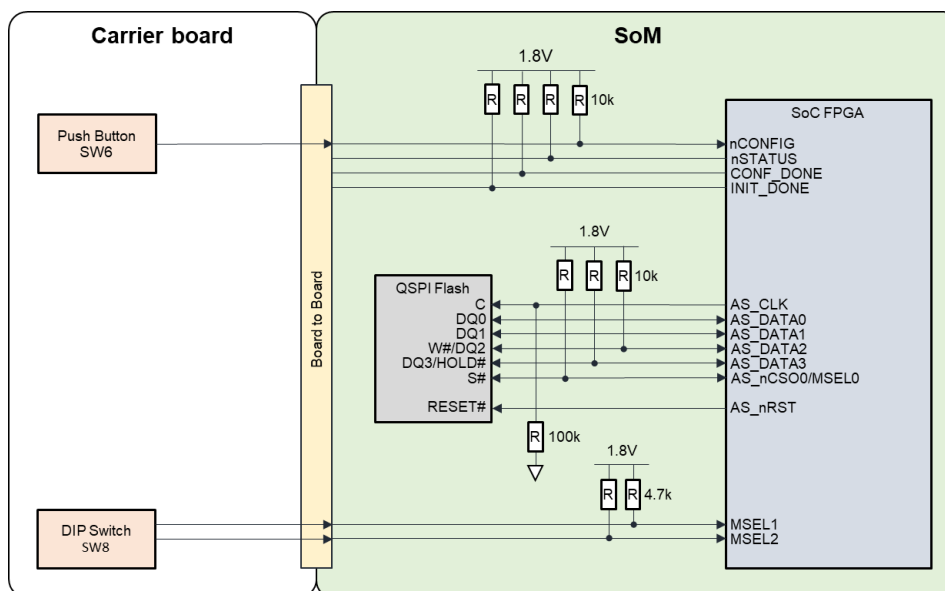


図 2-8 コンフィグレーション回路

2.6. JTAG コネクタ

本製品の JTAG コネクタは、SoM に搭載されている FPGA の評価や検証に使用できます。本機能を使用するには、Altera FPGA ダウンロード・ケーブル II または III を本コネクタへしてください。これらの仕様および使用方法の詳細については、Altera 社の公式サイトを参照してください。

本コネクタのボードレイアウト、回路、およびピンアサインを以下に示します。

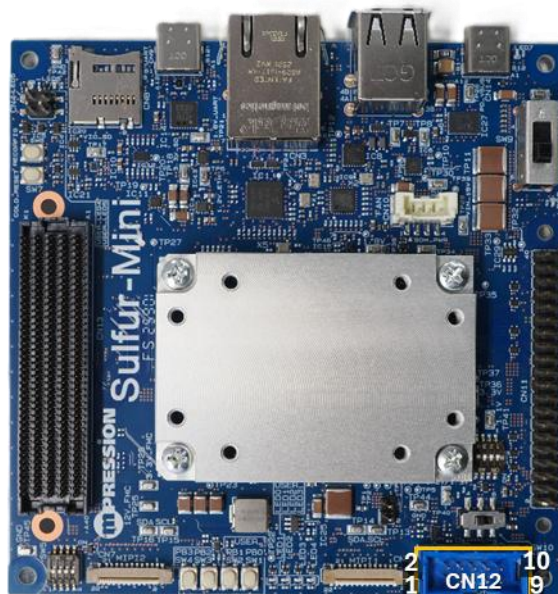


図 2-9 JTAG コネクタレイアウト

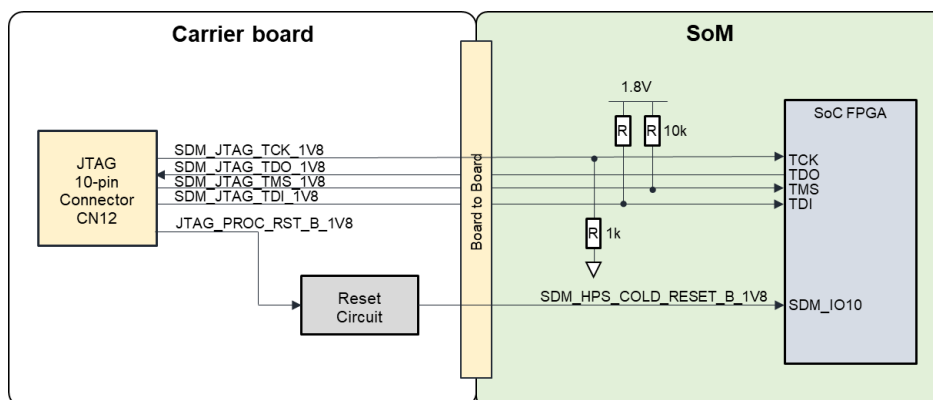


図 2-10 JTAG 回路

表 2-12 JTAG 回路ピンアサイン

Pin No.	信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
1	SDM_JTAG_TCK_1V8	CN1.A58	SDM_JTAG_TCK_1V8	AF16	1.8-V LVCMOS
2	GND	N/A	N/A	N/A	N/A
3	SDM_JTAG_TDO_1V8	CN1.A60	SDM_JTAG_TDO_1V8	AE16	1.8-V LVCMOS
4	1.8V	N/A	N/A	N/A	N/A
5	SDM_JTAG_TMS_1V8	CN1.A57	SDM_JTAG_TMS_1V8	AF17	1.8-V LVCMOS
6	JTAG_PROC_RST_B_1V8	CN1.C58	SDM_HPS_COLD_RESET_B_1V8	AH11	1.8-V LVCMOS
7	N/A	N/A	N/A	N/A	N/A
8	N/A	N/A	N/A	N/A	N/A
9	SDM_JTAG_TDI_1V8	CN1.A59	SDM_JTAG_TDI_1V8	AE17	1.8-V LVCMOS
10	GND	N/A	N/A	N/A	N/A

2.7. SDMMC

本製品はキャリアボード上に microSD カードスロットを設けており、ストレージデバイスとして microSD カードが使用可能です。SoM 上には eMMC メモリを搭載しており、microSD とは排他的に使用可能です。切り替えは SoM モードスイッチで行えます。SoM モードスイッチについては、2.3.4 項を参照ください。

microSD カードスロットのボードレイアウト、回路、ピンアサインを以下に示します。



図 2-11 microSD カードスロットレイアウト

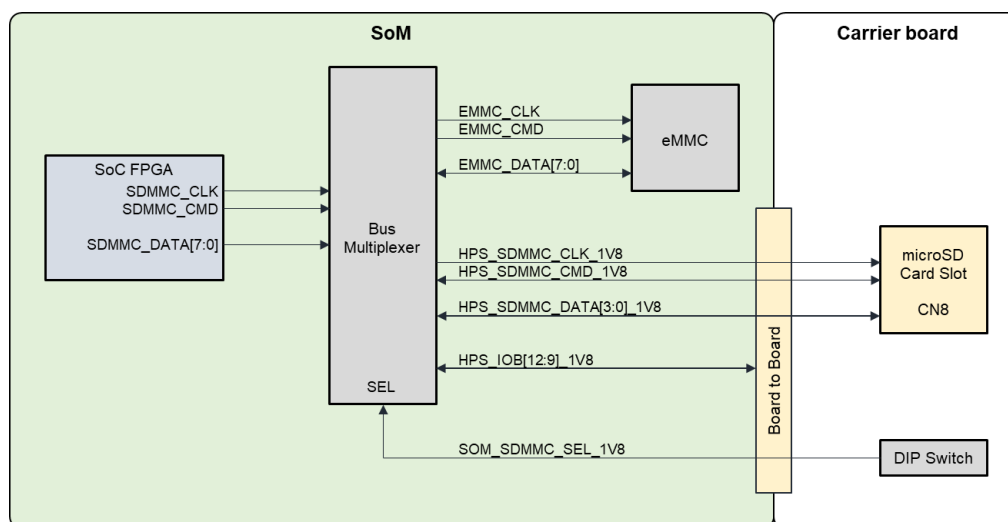


図 2-12 SDMMC 回路

表 2-13 SDMMC 回路ピンアサイン

信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
HPS_SDMMC_CLK_1V8	CN2.B7	HPS_SDMMC_CLK_1V8	A18	1.8-V LVCMOS
HPS_SDMMC_CMD_1V8	CN2.B6	HPS_SDMMC_CMD_1V8	E20	1.8-V LVCMOS
HPS_SDMMC_DATA0_1V8	CN2.B3	HPS_SDMMC_DATA0_1V8	D23	1.8-V LVCMOS
HPS_SDMMC_DATA1_1V8	CN2.B4	HPS_SDMMC_DATA1_1V8	C25	1.8-V LVCMOS

信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
HPS_SDMMC_DATA2_1V8	CN2.B2	HPS_SDMMC_DATA2_1V8	C21	1.8-V LVCMOS
HPS_SDMMC_DATA3_1V8	CN2.B1	HPS_SDMMC_DATA3_1V8	C23	1.8-V LVCMOS
N/A*1	CN2.A3	HPS_IOB9_1V8	C22	1.8-V LVCMOS
N/A*1	CN2.A4	HPS_IOB10_1V8	D19	1.8-V LVCMOS
N/A*1	CN2.A5	HPS_IOB11_1V8	B21	1.8-V LVCMOS
N/A*1	CN2.A2	HPS_IOB12_1V8	A22	1.8-V LVCMOS
SOM_SDMMC_SEL_1V8	CN2.B56	SOM_SDMMC_SEL_1V8	N/A	1.8-V LVCMOS

*1 これらのピンは SDMMC データバスの上位ビットに割り付けられているため、eMMC を 8 ビットモードで使用する場合は、GPIO としては使用できません。キャリアボード上でこれらのピンは未接続となっています。



2.8. リセット回路

本製品のリセット回路は、電源オン時のパワーオンリセット、SW6 による再コンフィグレーション、SW7 による HPS コールドリセットの 3 種類のリセット要因を入力することができます。リセットスイッチのレイアウト、回路、ピンアサインを以下に示します。

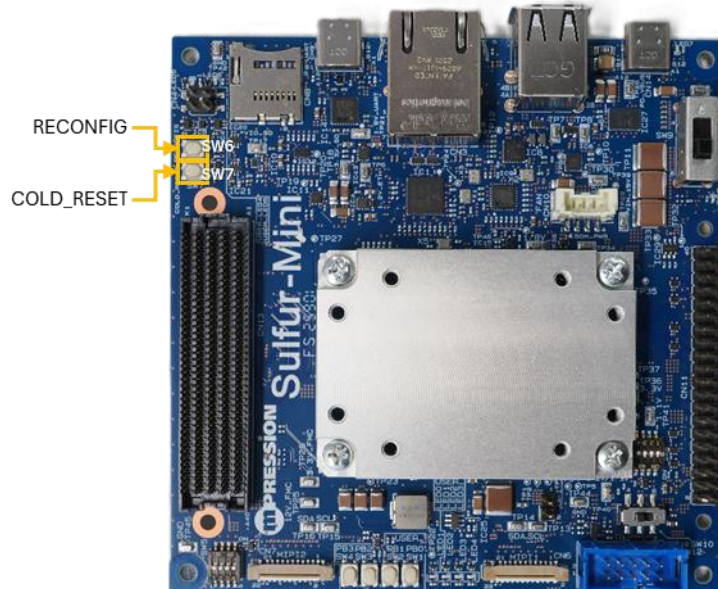


図 2-13 リセットスイッチレイアウト

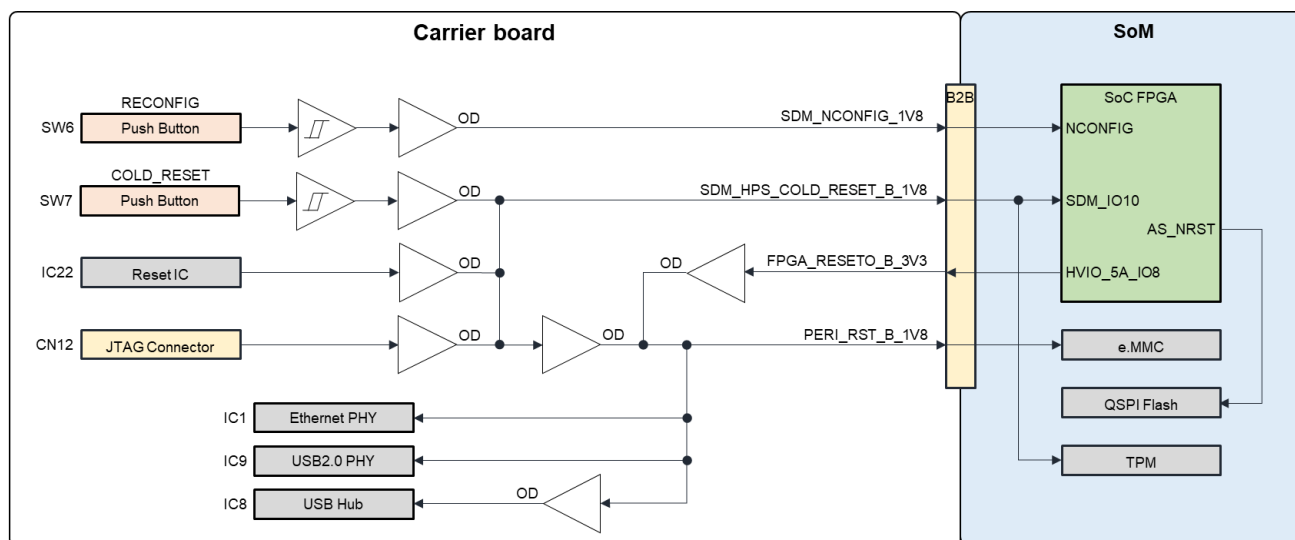


図 2-14 リセット回路

表 2-14 リセット回路ピンアサイン

信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
SDM_NCONFIG_1V8	CN1.C59	SDM_NCONFIG_1V8	AG15	1.8-V LVCMOS
SDM_HPS_COLD_RESET_B_1V8	CN1.C58	SDM_HPS_COLD_RESET_B_1V8	AH11	1.8-V LVCMOS
FPGA_RESETO_B_3V3	CN2.A50	HVIO_5A_IO8	AH20	3.3-V LVCMOS
PERI_RST_B_1V8	CN2.B55	SOM_EMMC_RST_B_1V8	N/A	1.8-V LVCMOS

2.9. クロック回路

本製品のクロックの回路、およびピンアサインを以下に示します。

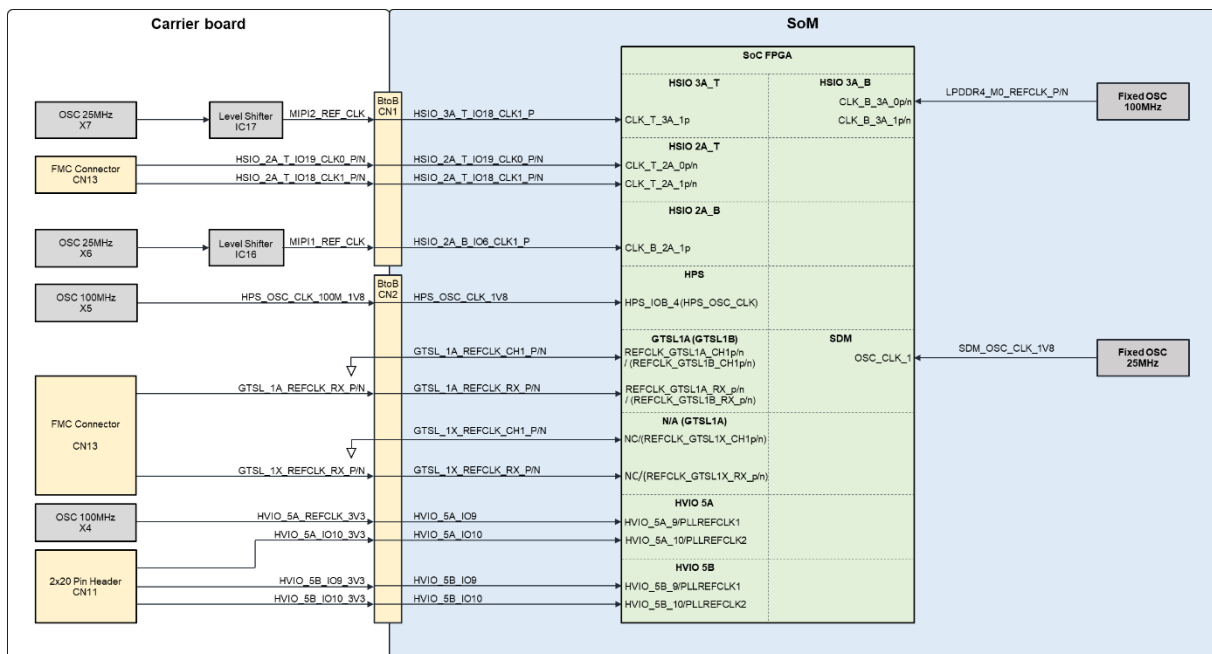


図 2-15 クロック回路

表 2-15 クロック回路ピンアサイン

信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
HPS_OSC_CLK_100M_1V8	CN2.B14	HPS_OSC_CLK_1V8	C20	1.8-V LVCMOS
MIPI2_REF_CLK	CN1.A5	HSIO_3A_T_IO18_CLK1_P	F2	1.1-V
HSIO_2A_T_IO18_CLK1_P	CN1.B30	HSIO_2A_T_IO18_CLK1_P	AC6	1.3-V True Differential Signaling
HSIO_2A_T_IO18_CLK1_N	CN1.B29	HSIO_2A_T_IO18_CLK1_N	AC5	1.3-V True Differential Signaling
HSIO_2A_T_IO19_CLK0_P	CN1.D15	HSIO_2A_T_IO19_CLK0_P	N2	1.3-V True Differential Signaling
HSIO_2A_T_IO19_CLK0_N	CN1.D14	HSIO_2A_T_IO19_CLK0_N	N1	1.3-V True Differential Signaling
MIPI1_REF_CLK	CN1.A38	HSIO_2A_B_IO6_CLK1_P	AD5	1.2-V
GTSL_1A_REFCLK_RX_P	CN2.C28	GTSL_1A_REFCLK_RX_P	P25	Current Mode Logic (CML)
GTSL_1A_REFCLK_RX_N	CN2.C27	GTSL_1A_REFCLK_RX_N	P24	Current Mode Logic (CML)
GTSL_1X_REFCLK_RX_P	CN2.D38	GTSL_1X_REFCLK_RX_P	Y25 ^{*1}	Current Mode Logic (CML)
GTSL_1X_REFCLK_RX_N	CN2.D37	GTSL_1X_REFCLK_RX_N	Y24 ^{*1}	Current Mode Logic (CML)
Hvio_5A_REFCLK_3V3	CN2.A47	Hvio_5A_IO9	AJ22	3.3-V LVCMOS
Hvio_5A_IO10_3V3	CN2.A49	Hvio_5A_IO10	AJ20	3.3-V LVCMOS
Hvio_5B_IO9_3V3	CN2.D45	Hvio_5B_IO9	AJ27	3.3-V LVCMOS
Hvio_5B_IO10_3V3	CN2.C45	Hvio_5B_IO10	AH27	3.3-V LVCMOS

*1 これらの端子は、本製品に搭載されている SoM 上の 013B デバイスでは未接続となっており、028B デバイスのみ使用可能です。

2.10. Ethernet

本製品は HPS 側に 1 チャンネルの Ethernet 回路を搭載しています。Ethernet コネクタのボードレイアウト、回路、ピンアサインを以下に示します。



図 2-16 Ethernet コネクタレイアウト

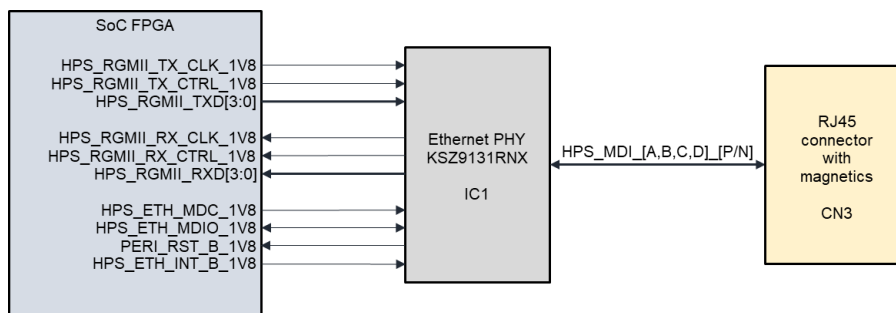


図 2-17 Ethernet 回路

表 2-16 Ethernet 回路ピンアサイン

信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
HPS_RGMII_TX_CLK_1V8	CN2.C2	HPS_RGMII_TX_CLK_1V8	B16	1.8-V LVCMOS
HPS_RGMII_TX_CTRL_1V8	CN2.C3	HPS_RGMII_TX_CTRL_1V8	B18	1.8-V LVCMOS
HPS_RGMII_TXD0_1V8	CN2.C8	HPS_RGMII_TXD0_1V8	C18	1.8-V LVCMOS
HPS_RGMII_TXD1_1V8	CN2.C4	HPS_RGMII_TXD1_1V8	A21	1.8-V LVCMOS
HPS_RGMII_TXD2_1V8	CN2.C7	HPS_RGMII_TXD2_1V8	D18	1.8-V LVCMOS
HPS_RGMII_TXD3_1V8	CN2.C5	HPS_RGMII_TXD3_1V8	B19	1.8-V LVCMOS
HPS_RGMII_RX_CLK_1V8	CN2.D7	HPS_RGMII_RX_CLK_1V8	E19	1.8-V LVCMOS
HPS_RGMII_RX_CTRL_1V8	CN2.D6	HPS_RGMII_RX_CTRL_1V8	B20	1.8-V LVCMOS
HPS_RGMII_RXD0_1V8	CN2.D2	HPS_RGMII_RXD0_1V8	D17	1.8-V LVCMOS
HPS_RGMII_RXD1_1V8	CN2.D4	HPS_RGMII_RXD1_1V8	A19	1.8-V LVCMOS
HPS_RGMII_RXD2_1V8	CN2.D3	HPS_RGMII_RXD2_1V8	C17	1.8-V LVCMOS
HPS_RGMII_RXD3_1V8	CN2.D1	HPS_RGMII_RXD3_1V8	C16	1.8-V LVCMOS
HPS_ETH_MDC_1V8	CN2.C10	HPS_ETH_MDC_1V8	E22	1.8-V LVCMOS

信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
HPS_ETH_MDIO_1V8	CN2.C9	HPS_ETH_MDIO_1V8	D27	1.8-V LVCMOS
HPS_ETH_INT_B_1V8	CN2.C12	HPS_ETH_INT_B_1V8	A27	1.8-V LVCMOS

2.11. 1PPS コネクタ

1PPS コネクタは、TSN の同期信号の入力および出力に使用します。回路およびピンアサインを以下に示します。



図 2-18 1PPS コネクタレイアウト

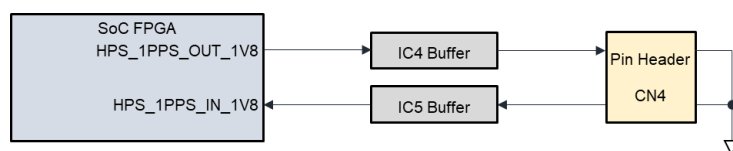


図 2-19 1PPS 回路

表 2-17 1PPS 回路ピンアサイン

Pin No.	信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
1	HPS_1PPS_OUT_1V8	CN2.D14	HPS_1PPS_OUT_1V8	B28	1.8-V LVCMOS
2	GND	N/A	N/A	N/A	N/A
3	HPS_1PPS_IN_1V8	CN2.D13	HPS_1PPS_IN_1V8	F23	1.8-V LVCMOS
4	GND	N/A	N/A	N/A	N/A

2.12. USB2.0

本製品は USB2.0 ホストを 2 ポート (USB Type-A) 搭載しています。これらのポートは HPS の USB インターフェイスをオンボードのシングルトランザクショントランスレータ (STT) ハブによりポートを拡張して出力しています。USB2.0 コネクタのボードレイアウト、回路、ピンアサインを以下に示します。

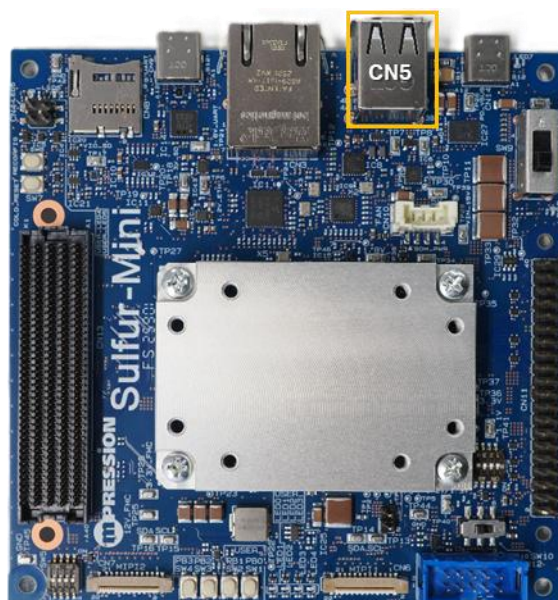


図 2-20 USB2.0 コネクタレイアウト

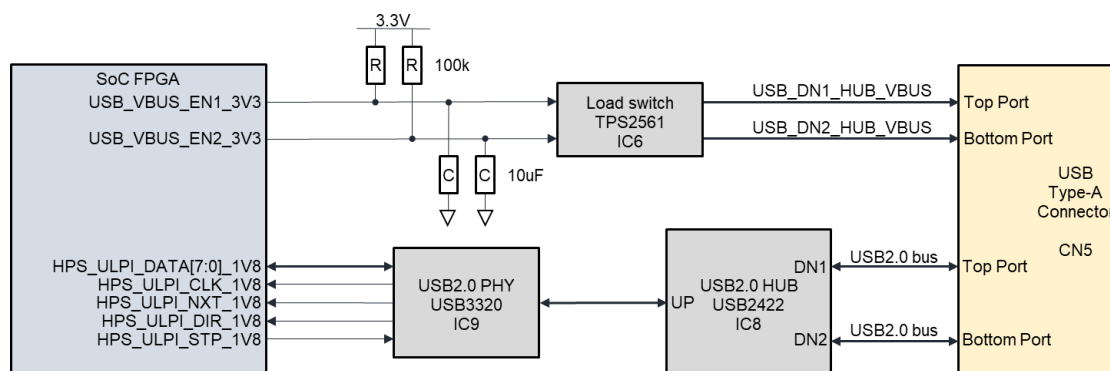


図 2-21 USB2.0 回路

表 2-18 USB2.0 回路ピンアサイン

信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
USB VBUS EN1 3V3	CN2.B45	HVIO 5A IO2	AJ23	3.3-V LVCMOS
USB VBUS EN2 3V3	CN2.B48	HVIO 5A IO3	AH21	3.3-V LVCMOS
HPS ULPI CLK 1V8	CN2.B13	HPS ULPI CLK 1V8	D25	1.8-V LVCMOS
HPS ULPI DATA0 1V8	CN2.B8	HPS ULPI DATA0 1V8	E17	1.8-V LVCMOS
HPS ULPI DATA1 1V8	CN2.B9	HPS ULPI DATA1 1V8	A16	1.8-V LVCMOS
HPS ULPI DATA2 1V8	CN2.B11	HPS ULPI DATA2 1V8	D24	1.8-V LVCMOS
HPS ULPI DATA3 1V8	CN2.A10	HPS ULPI DATA3 1V8	E21	1.8-V LVCMOS
HPS ULPI DATA4 1V8	CN2.B12	HPS ULPI DATA4 1V8	B23	1.8-V LVCMOS
HPS ULPI DATA5 1V8	CN2.A9	HPS ULPI DATA5 1V8	D20	1.8-V LVCMOS
HPS ULPI DATA6 1V8	CN2.A13	HPS ULPI DATA6 1V8	B24	1.8-V LVCMOS

信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
HPS_ULPI_DATA7_1V8	CN2.A12	HPS_ULPI_DATA7_1V8	A24	1.8-V LVCMOS
HPS_ULPI_DIR_1V8	CN2.A15	HPS_ULPI_DIR_1V8	B25	1.8-V LVCMOS
HPS_ULPI_NXT_1V8	CN2.A8	HPS_ULPI_NXT_1V8	E16	1.8-V LVCMOS
HPS_ULPI_STP_1V8	CN2.A14	HPS_ULPI_STP_1V8	B26	1.8-V LVCMOS

2.13. USB-UART

本製品の USB-UART コネクタ (USB Type-C) のボードレイアウト、回路、ピンアサインを以下に示します。



図 2-22 USB-UART コネクタレイアウト

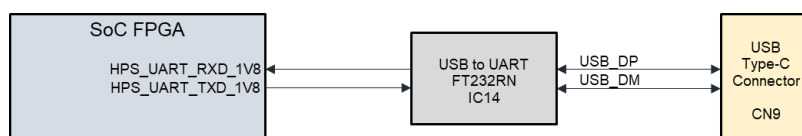


図 2-23 USB-UART 回路

表 2-19 USB-UART 回路ピンアサイン

信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
HPS_UART_TXD_1V8	CN2.C15	HPS_UART_TXD_1V8	C27	1.8-V LVCMOS
HPS_UART_RXD_1V8	CN2.C14	HPS_UART_RXD_1V8	F24	1.8-V LVCMOS

2.14. MIPI

本製品の MIPI コネクタのボードレイアウト、回路、およびピンアサインを以下に示します。MIPI を使用する場合は、SW10 (HSIO_2A 電圧設定スイッチ) を 1.2V 側に設定してください。

HSIO_2A 電圧設定スイッチの詳細については、2.3.5 項を参照してください。



図 2-24 MIPI コネクタレイアウト

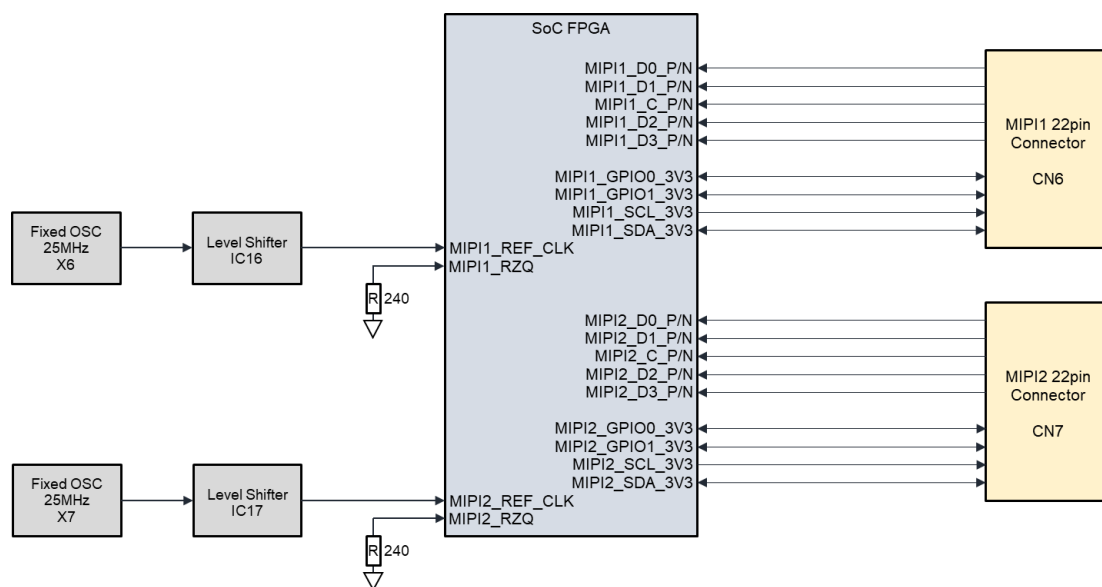


図 2-25 MIPI 回路

表 2-20 MIPI 回路ピンアサイン

信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
MIPI1_REF_CLK	CN1.A38	HSIO_2A_B_IO6_CLK1_P	AD5	1.2-V
MIPI1_RZQ	CN1.B39	HSIO_2A_B_IO5_P	AD3	1.2-V
MIPI1_D0_N	CN1.A49	HSIO_2A_B_IO12_N	AE7	DPHY
MIPI1_D0_P	CN1.A50	HSIO_2A_B_IO12_P	AF7	DPHY
MIPI1_D1_N	CN1.A46	HSIO_2A_B_IO11_N	AE6	DPHY
MIPI1_D1_P	CN1.A47	HSIO_2A_B_IO11_P	AF6	DPHY
MIPI1_C_N	CN1.B47	HSIO_2A_B_IO10_N	AG5	DPHY
MIPI1_C_P	CN1.B48	HSIO_2A_B_IO10_P	AH5	DPHY
MIPI1_D2_N	CN1.B50	HSIO_2A_B_IO9_N	AG6	DPHY
MIPI1_D2_P	CN1.B51	HSIO_2A_B_IO9_P	AH6	DPHY
MIPI1_D3_N	CN1.A43	HSIO_2A_B_IO8_N	AG4	DPHY
MIPI1_D3_P	CN1.A44	HSIO_2A_B_IO8_P	AF4	DPHY
MIPI1_GPIO0_3V3	CN2.B52	HVIO_5A_IO20	AF21	3.3-V LVCMOS
MIPI1_GPIO1_3V3	CN2.B53	HVIO_5A_IO19	AF19	3.3-V LVCMOS
MIPI1_SCL_3V3	CN2.B43	HVIO_5A_IO18	AF22	3.3-V LVCMOS
MIPI1_SDA_3V3	CN2.A52	HVIO_5A_IO17	AG19	3.3-V LVCMOS
MIPI2_REF_CLK	CN1.A5	HSIO_3A_T_IO18_CLK1_P	F2	1.1-V
MIPI2_RZQ	CN1.A8	HSIO_3A_T_IO17_P	G1	1.1-V
MIPI2_D0_N	CN1.C1	HSIO_3A_T_IO24_N	D4	DPHY
MIPI2_D0_P	CN1.C2	HSIO_3A_T_IO24_P	C5	DPHY
MIPI2_D1_N	CN1.B2	HSIO_3A_T_IO23_N	E6	DPHY
MIPI2_D1_P	CN1.B3	HSIO_3A_T_IO23_P	F6	DPHY
MIPI2_C_N	CN1.A1	HSIO_3A_T_IO22_N	E5	DPHY
MIPI2_C_P	CN1.A2	HSIO_3A_T_IO22_P	D5	DPHY
MIPI2_D2_N	CN1.B5	HSIO_3A_T_IO21_N	E4	DPHY
MIPI2_D2_P	CN1.B6	HSIO_3A_T_IO21_P	F4	DPHY
MIPI2_D3_N	CN1.B8	HSIO_3A_T_IO20_N	F3	DPHY
MIPI2_D3_P	CN1.B9	HSIO_3A_T_IO20_P	G3	DPHY
MIPI2_GPIO0_3V3	CN2.B50	HVIO_5A_IO16	AG20	3.3-V LVCMOS
MIPI2_GPIO1_3V3	CN2.A41	HVIO_5A_IO15	AF23	3.3-V LVCMOS
MIPI2_SCL_3V3	CN2.B42	HVIO_5A_IO14	AG24	3.3-V LVCMOS
MIPI2_SDA_3V3	CN2.A42	HVIO_5A_IO13	AF24	3.3-V LVCMOS

2.15. I2C 回路

本製品の I2C の回路およびピンアサインを以下に示します。

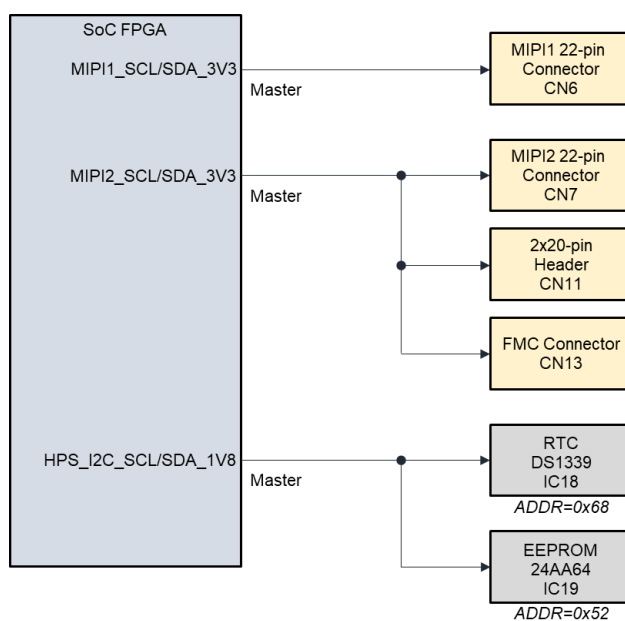


図 2-26 I2C 回路

表 2-21 I2C 回路ピンアサイン

信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
MIPI1_SCL_3V3	CN2.B43	HVIO_5A_IO18	AF22	3.3-V LVCMOS
MIPI1_SDA_3V3	CN2.A52	HVIO_5A_IO17	AG19	3.3-V LVCMOS
MIPI2_SCL_3V3	CN2.B42	HVIO_5A_IO14	AG24	3.3-V LVCMOS
MIPI2_SDA_3V3	CN2.A42	HVIO_5A_IO13	AF24	3.3-V LVCMOS
HPS_I2C_SCL_1V8	CN2.D8	HPS_I2C_SCL_1V8	D22	1.8-V
HPS_I2C_SDA_1V8	CN2.D9	HPS_I2C_SDA_1V8	C26	1.8-V

2.16. FAN 電源コネクタ

本製品には FAN は搭載されていませんが、評価用として FAN 電源コネクタが搭載されています。以下に、FAN 電源コネクタのボードレイアウト、回路およびピンアサインを示します。



図 2-27 FAN 電源コネクタレイアウト

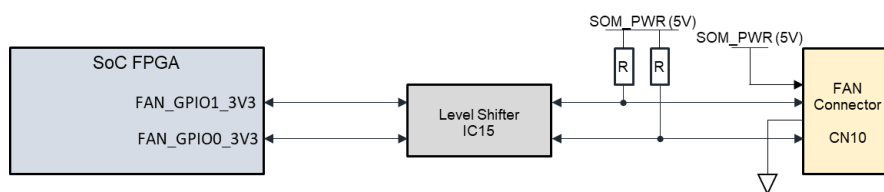


図 2-28 FAN 電源コネクタ回路

表 2-22 FAN 電源コネクタピンアサイン

Pin No.	信号名	BtoB ピン	SoM ピン名	FPGA ピン	I/O Standard
1	FAN 電源 (5V)	N/A	N/A	N/A	N/A
2	FAN GPIO1 3V3 ^{*1}	CN2.B46	HVIO 5A IO1	AJ24	3.3-V LVCMOS
3	GND	N/A	N/A	N/A	N/A
4	FAN GPIO0 3V3 ^{*1}	CN2.A44	HVIO 5A IO7	AG23	3.3-V LVCMOS

*1 これらの端子は、FAN の回転数制御やモニタなど、用途に応じて使用してください。

2.17. 2x20 ピンヘッド

本製品の 2x20 ピンヘッドのボードレイアウトおよびピンアサインを以下に示します。

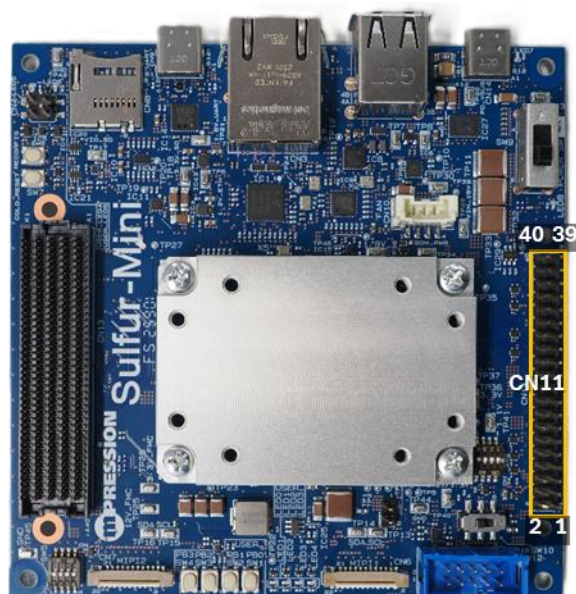


図 2-29 2x20 ピンヘッドレイアウト

表 2-23 2x20 ピンヘッドピンアサイン

Pin No.	信号名	BtoB ピン	SoM ピン名	FPGA ピン	説明
1	3.3V	N/A	N/A	N/A	3.3V 出力
2	5V_LS	N/A	N/A	N/A	5V 出力
3	MIPI2_SCL_3V3	CN2.B42	HVIO_5A_IO14	AG24	3.3-V LVCMOS
4	5V_LS	N/A	N/A	N/A	5V 出力
5	MIPI2_SDA_3V3	CN2.A42	HVIO_5A_IO13	AF24	3.3-V LVCMOS
6	GND	N/A	N/A	N/A	グラウンド
7	HVIO_5B_IO1_3V3	CN2.D48	HVIO_5B_IO1	AK24	3.3-V LVCMOS
8	HVIO_5B_IO2_3V3	CN2.C47	HVIO_5B_IO2	AH26	3.3-V LVCMOS
9	GND	N/A	N/A	N/A	グラウンド
10	HVIO_5B_IO3_3V3	CN2.D47	HVIO_5B_IO3	AJ25	3.3-V LVCMOS
11	HVIO_5B_IO4_3V3	CN2.C50	HVIO_5B_IO4	AH25	3.3-V LVCMOS
12	HVIO_5B_IO5_3V3	CN2.C49	HVIO_5B_IO5	AG26	3.3-V LVCMOS
13	HVIO_5B_IO6_3V3	CN2.C51	HVIO_5B_IO6	AE25	3.3-V LVCMOS
14	GND	N/A	N/A	N/A	グラウンド
15	HVIO_5B_IO7_3V3	CN2.C46	HVIO_5B_IO7	AK25	3.3-V LVCMOS
16	HVIO_5B_IO8_3V3	CN2.D51	HVIO_5B_IO8	AF26	3.3-V LVCMOS
17	3.3V	N/A	N/A	N/A	3.3V 出力
18	HVIO_5B_IO9_3V3	CN2.D45	HVIO_5B_IO9	AJ27	3.3-V LVCMOS
19	HVIO_5B_IO10_3V3	CN2.C45	HVIO_5B_IO10	AH27	3.3-V LVCMOS
20	GND	N/A	N/A	N/A	グラウンド
21	HVIO_5B_IO11_3V3	CN2.D53	HVIO_5B_IO11	AK19	3.3-V LVCMOS
22	HVIO_5B_IO12_3V3	CN2.D50	HVIO_5B_IO12	AK22	3.3-V LVCMOS
23	HVIO_5B_IO13_3V3	CN2.D42	HVIO_5B_IO13	AJ29	3.3-V LVCMOS
24	HVIO_5B_IO15_3V3	CN2.C41	HVIO_5B_IO15	AH28	3.3-V LVCMOS
25	GND	N/A	N/A	N/A	グラウンド
26	HVIO_5B_IO14_3V3	CN2.D46	HVIO_5B_IO14	AK26	3.3-V LVCMOS
27	N/A	N/A	N/A	N/A	3.3-V LVCMOS
28	N/A	N/A	N/A	N/A	3.3-V LVCMOS
29	HVIO_5A_IO5_3V3	CN2.A45	HVIO_5A_IO5	AH23	3.3-V LVCMOS

Pin No.	信号名	BtoB ピン	SoM ピン名	FPGA ピン	説明
30	GND	N/A	N/A	N/A	グラウンド
31	HVIO_5A_IO6_3V3	CN2.A46	HVIO_5A_IO6	AH22	3.3-V LVCMOS
32	HVIO_5B_IO16_3V3	CN2.D52	HVIO_5B_IO16	AK20	3.3-V LVCMOS
33	HVIO_5B_IO17_3V3	CN2.C42	HVIO_5B_IO17	AF27	3.3-V LVCMOS
34	GND	N/A	N/A	N/A	グラウンド
35	HVIO_5B_IO18_3V3	CN2.D43	HVIO_5B_IO18	AJ28	3.3-V LVCMOS
36	HVIO_5A_IO10_3V3	CN2.A49	HVIO_5A_IO10	AJ20	3.3-V LVCMOS
37	HVIO_5A_IO4_3V3	CN2.B51	HVIO_5A_IO4	AJ19	3.3-V LVCMOS
38	HVIO_5B_IO19_3V3	CN2.C52	HVIO_5B_IO19	AK21	3.3-V LVCMOS
39	GND	N/A	N/A	N/A	グラウンド
40	HVIO_5B_IO20_3V3	CN2.C44	HVIO_5B_IO20	AK27	3.3-V LVCMOS

2.18. FMC コネクタ

本製品は、VITA™ 57.1 FMC HPC モジュールを接続できる 400 ピンの FMC コネクタを搭載しています。FMC コネクタのボードレイアウトおよびピンマッピングを以下に示します。

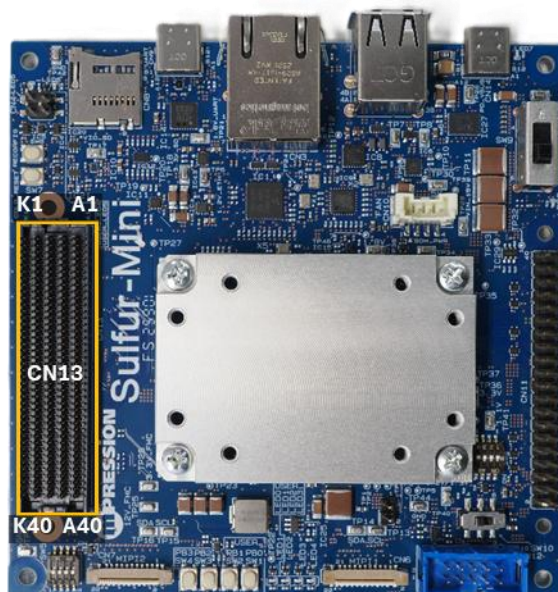


図 2-30 FMC コネクタレイアウト

Pin No.	K	J	H	G	F	E	D	C	B	A
1	NC	GND	NC	GND	PG_M2C	GND	PG_C2M	GND	CLK_DIR	GND
2	GND	NC	PRSNT_M2C_L	CLK1_M2C_P	GND	NC	GND	DP0_C2M_P	GND	DP1_M2C_P
3	GND	NC	GND	CLK1_M2C_N	GND	NC	GND	DP0_C2M_N	GND	DP1_M2C_N
4	NC	GND	CLK0_M2C_P	GND	NC	GND	GBTCLK0_M2C_P	GND	NC	GND
5	NC	GND	CLK0_M2C_N	GND	NC	GND	GBTCLK0_M2C_N	GND	NC	GND
6	GND	NC	GND	LA00_P_CC	GND	NC	GND	DP0_M2C_P	GND	DP2_M2C_P
7	NC	NC	LA02_P	LA00_N_CC	NC	NC	GND	DP0_M2C_N	GND	DP2_M2C_N
8	NC	GND	LA02_N	GND	NC	GND	LA01_P_CC	GND	NC	GND
9	GND	NC	GND	LA03_P	GND	NC	LA01_N_CC	GND	NC	GND
10	NC	NC	LA04_P	LA03_N	NC	NC	GND	LA06_P	GND	DP3_M2C_P
11	NC	GND	LA04_N	GND	NC	GND	LA05_P	LA06_N	GND	DP3_M2C_N
12	GND	NC	GND	LA08_P	GND	NC	LA05_N	GND	DP7_M2C_P	GND
13	NC	NC	LA07_P	LA08_N	NC	NC	GND	GND	DP7_M2C_N	GND
14	NC	GND	LA07_N	GND	NC	GND	LA09_P	LA10_P	GND	DP4_M2C_P
15	GND	NC	GND	LA12_P	GND	NC	LA09_N	LA10_N	GND	DP4_M2C_N
16	NC	NC	LA11_P	LA12_N	NC	NC	GND	GND	DP6_M2C_P	GND
17	NC	GND	LA11_N	GND	NC	GND	LA13_P	GND	DP6_M2C_N	GND
18	GND	NC	GND	LA16_P	GND	NC	LA13_N	LA14_P	GND	DP5_M2C_P
19	NC	NC	LA15_P	LA16_N	NC	NC	GND	LA14_N	GND	DP5_M2C_N
20	NC	GND	LA15_N	GND	NC	GND	LA17_P_CC	GND	GBTCLK1_M2C_P	GND
21	GND	NC	GND	LA20_P	GND	NC	LA17_N_CC	GND	GBTCLK1_M2C_N	GND
22	NC	NC	LA19_P	LA20_N	NC	NC	GND	LA18_P_CC	GND	DP1_C2M_P
23	NC	GND	LA19_N	GND	NC	GND	LA23_P	LA18_N_CC	GND	DP1_C2M_N
24	GND	NC	GND	LA22_P	GND	NC	LA23_N	GND	NC	GND
25	NC	NC	LA21_P	LA22_N	NC	NC	GND	GND	NC	GND
26	NC	GND	LA21_N	GND	NC	GND	LA26_P	LA27_P	GND	DP2_C2M_P
27	GND	NC	GND	LA25_P	GND	NC	LA26_N	LA27_N	GND	DP2_C2M_N
28	NC	NC	LA24_P	LA25_N	NC	NC	GND	GND	NC	GND
29	NC	GND	LA24_N	GND	NC	GND	NC	GND	NC	GND
30	GND	NC	GND	LA29_P	GND	NC	NC	SCL	GND	DP3_C2M_P
31	NC	NC	LA28_P	LA29_N	NC	NC	NC	SDA	GND	DP3_C2M_N
32	NC	GND	LA28_N	GND	NC	GND	3P3VAUX	GND	DP7_C2M_P	GND
33	GND	NC	GND	LA31_P	GND	NC	NC	GND	DP7_C2M_N	GND
34	NC	NC	LA30_P	LA31_N	NC	NC	NC	GA0	GND	DP4_C2M_P
35	NC	GND	LA30_N	GND	NC	GND	GA1	12P0V	GND	DP4_C2M_N
36	GND	NC	GND	LA33_P	GND	NC	3P3V	GND	DP6_C2M_P	GND
37	NC	NC	LA32_P	LA33_N	NC	NC	GND	12P0V	DP6_C2M_N	GND
38	NC	GND	LA32_N	GND	NC	GND	3P3V	GND	GND	DP5_C2M_P
39	GND	NC	GND	VADJ	GND	VADJ	GND	3P3V	GND	DP5_C2M_N
40	NC	GND	VADJ	GND	VADJ	GND	3P3V	GND	NC	GND

図 2-31 FMC コネクタピンマッピング

コネクタ型式 : ASP-134486-01 (Samtec)

適合コネクタ型式 (勘合高 8.5mm): ASP-134602-01 (Samtec)

適合コネクタ型式 (勘合高 10mm): ASP-134488-01 (Samtec)

2.18.1. FMC コネクタの信号名と説明

表 2-24 FMC コネクタの信号名と説明

Pin No.	FMC Vita 57.1	Carrier Board 信号名	SoM ピン名	FPGA ピン名	FPGA ピン	FPGA IO	説明
A1	GND	GND	GND	GND	GND	Power	グラウンド
A2	DP1_M2C_P	GTSL_1A_RX_CH1_P	GTSL_1A_RX_CH1_P	GTSL1A_RX_C H1P	H30	Input	トランシーバー・バンク 1A 受信チャンネル 1 P 側
A3	DP1_M2C_N	GTSL_1A_RX_CH1_N	GTSL_1A_RX_CH1_N	GTSL1A_RX_C H1N	H29	Input	トランシーバー・バンク 1A 受信チャンネル 1 N 側
A4	GND	GND	GND	GND	GND	Power	グラウンド
A5	GND	GND	GND	GND	GND	Power	グラウンド
A6	DP2_M2C_P	GTSL_1A_RX_CH2_P	GTSL_1A_RX_CH2_P	GTSL1A_RX_C H2P	F30	Input	トランシーバー・バンク 1A 受信チャンネル 2 P 側
A7	DP2_M2C_N	GTSL_1A_RX_CH2_N	GTSL_1A_RX_CH2_N	GTSL1A_RX_C H2N	F29	Input	トランシーバー・バンク 1A 受信チャンネル 2 N 側
A8	GND	GND	GND	GND	GND	Power	グラウンド
A9	GND	GND	GND	GND	GND	Power	グラウンド
A10	DP3_M2C_P	GTSL_1A_RX_CH3_P	GTSL_1A_RX_CH3_P	GTSL1A_RX_C H3P	D30	Input	トランシーバー・バンク 1A 受信チャンネル 3 P 側
A11	DP3_M2C_N	GTSL_1A_RX_CH3_N	GTSL_1A_RX_CH3_N	GTSL1A_RX_C H3N	D29	Input	トランシーバー・バンク 1A 受信チャンネル 3 N 側
A12	GND	GND	GND	GND	GND	Power	グラウンド
A13	GND	GND	GND	GND	GND	Power	グラウンド
A14	DP4_M2C_P	GTSL_1X_RX_CH0_P	GTSL_1X_RX_CH0_P	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
A15	DP4_M2C_N	GTSL_1X_RX_CH0_N	GTSL_1X_RX_CH0_N	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
A16	GND	GND	GND	GND	GND	Power	グラウンド
A17	GND	GND	GND	GND	GND	Power	グラウンド
A18	DP5_M2C_P	GTSL_1X_RX_CH1_P	GTSL_1X_RX_CH1_P	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
A19	DP5_M2C_N	GTSL_1X_RX_CH1_N	GTSL_1X_RX_CH1_N	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
A20	GND	GND	GND	GND	GND	Power	グラウンド
A21	GND	GND	GND	GND	GND	Power	グラウンド
A22	DP1_C2M_P	GTSL_1A_TX_CH1_P	GTSL_1A_TX_CH1_P	GTSL1A_TX_C H1P	M29	Output	トランシーバー・バンク 1A 送信チャンネル 1 P 側
A23	DP1_C2M_N	GTSL_1A_TX_CH1_N	GTSL_1A_TX_CH1_N	GTSL1A_TX_C H1N	M28	Output	トランシーバー・バンク 1A 送信チャンネル 1 N 側
A24	GND	GND	GND	GND	GND	Power	グラウンド
A25	GND	GND	GND	GND	GND	Power	グラウンド
A26	DP2_C2M_P	GTSL_1A_TX_CH2_P	GTSL_1A_TX_CH2_P	GTSL1A_TX_C H2P	K27	Output	トランシーバー・バンク 1A 送信チャンネル 2 P 側
A27	DP2_C2M_N	GTSL_1A_TX_CH2_N	GTSL_1A_TX_CH2_N	GTSL1A_TX_C H2N	J27	Output	トランシーバー・バンク 1A 送信チャンネル 2 N 側
A28	GND	GND	GND	GND	GND	Power	グラウンド
A29	GND	GND	GND	GND	GND	Power	グラウンド
A30	DP3_C2M_P	GTSL_1A_TX_CH3_P	GTSL_1A_TX_CH3_P	GTSL1A_TX_C H3P	G27	Output	トランシーバー・バンク 1A 送信チャンネル 3 P 側
A31	DP3_C2M_N	GTSL_1A_TX_CH3_N	GTSL_1A_TX_CH3_N	GTSL1A_TX_C H3N	F27	Output	トランシーバー・バンク 1A 送信チャンネル 3 N 側
A32	GND	GND	GND	GND	GND	Power	グラウンド
A33	GND	GND	GND	GND	GND	Power	グラウンド
A34	DP4_C2M_P	GTSL_1X_TX_CH0_P	GTSL_1X_TX_CH0_P	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
A35	DP4_C2M_N	GTSL_1X_TX_CH0_N	GTSL_1X_TX_CH0_N	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
A36	GND	GND	GND	GND	GND	Power	グラウンド
A37	GND	GND	GND	GND	GND	Power	グラウンド

Pin No.	FMC Vita 57.1	Carrier Board 信号名	SoM ピン名	FPGA ピン名	FPGA ピン	FPGA IO	説明
A38	DP5_C2M_P	GTSL_1X_TX_CH1_P	GTSL_1X_TX_CH1_P	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
A39	DP5_C2M_N	GTSL_1X_TX_CH1_N	GTSL_1X_TX_CH1_N	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
A40	GND	GND	GND	GND	GND	Power	グラウンド
B1	CLK_DIR	GND	N/A	N/A	N/A	N/A	FMC の CLK[2:3] の方向信号。本製品では未使用のため GND 接続
B2	GND	GND	GND	GND	GND	Power	グラウンド
B3	GND	GND	GND	GND	GND	Power	グラウンド
B4	DP9_M2C_P	N/A	N/A	N/A	N/A	N/A	未接続
B5	DP9_M2C_N	N/A	N/A	N/A	N/A	N/A	未接続
B6	GND	GND	GND	GND	GND	Power	グラウンド
B7	GND	GND	GND	GND	GND	Power	グラウンド
B8	DP8_M2C_P	N/A	N/A	N/A	N/A	N/A	未接続
B9	DP8_M2C_N	N/A	N/A	N/A	N/A	N/A	未接続
B10	GND	GND	GND	GND	GND	Power	グラウンド
B11	GND	GND	GND	GND	GND	Power	グラウンド
B12	DP7_M2C_P	GTSL_1X_RX_CH3_P	GTSL_1X_RX_CH3_P	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
B13	DP7_M2C_N	GTSL_1X_RX_CH3_N	GTSL_1X_RX_CH3_N	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
B14	GND	GND	GND	GND	GND	Power	グラウンド
B15	GND	GND	GND	GND	GND	Power	グラウンド
B16	DP6_M2C_P	GTSL_1X_RX_CH2_P	GTSL_1X_RX_CH2_P	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
B17	DP6_M2C_N	GTSL_1X_RX_CH2_N	GTSL_1X_RX_CH2_N	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
B18	GND	GND	GND	GND	GND	Power	グラウンド
B19	GND	GND	GND	GND	GND	Power	グラウンド
B20	GBTCLK1_M2C_P	GTSL_1X_REF_CLK_RX_P	GTSL_1X_REF_CLK_RX_P	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
B21	GBTCLK1_M2C_N	GTSL_1X_REF_CLK_RX_N	GTSL_1X_REF_CLK_RX_N	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
B22	GND	GND	GND	GND	GND	Power	グラウンド
B23	GND	GND	GND	GND	GND	Power	グラウンド
B24	DP9_C2M_P	N/A	N/A	N/A	N/A	N/A	未接続
B25	DP9_C2M_N	N/A	N/A	N/A	N/A	N/A	未接続
B26	GND	GND	GND	GND	GND	Power	グラウンド
B27	GND	GND	GND	GND	GND	Power	グラウンド
B28	DP8_C2M_P	N/A	N/A	N/A	N/A	N/A	未接続
B29	DP8_C2M_N	N/A	N/A	N/A	N/A	N/A	未接続
B30	GND	GND	GND	GND	GND	Power	グラウンド
B31	GND	GND	GND	GND	GND	Power	グラウンド
B32	DP7_C2M_P	GTSL_1X_TX_CH3_P	GTSL_1X_TX_CH3_P	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
B33	DP7_C2M_N	GTSL_1X_TX_CH3_N	GTSL_1X_TX_CH3_N	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
B34	GND	GND	GND	GND	GND	Power	グラウンド
B35	GND	GND	GND	GND	GND	Power	グラウンド
B36	DP6_C2M_P	GTSL_1X_TX_CH2_P	GTSL_1X_TX_CH2_P	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
B37	DP6_C2M_N	GTSL_1X_TX_CH2_N	GTSL_1X_TX_CH2_N	N/A	N/A	N/A	028B 専用端子のため、本製品では未接続
B38	GND	GND	GND	GND	GND	Power	グラウンド
B39	GND	GND	GND	GND	GND	Power	グラウンド

Pin No.	FMC Vita 57.1	Carrier Board 信号名	SoM ピン名	FPGA ピン名	FPGA ピン	FPGA IO	説明
B40	RES0	N/A	N/A	N/A	N/A	N/A	未接続
C1	GND	GND	GND	GND	GND	Power	グラウンド
C2	DP0_C2M_P	GTSL_1A_TX_CH0_P	GTSL_1A_TX_CH0_P	GTSL1A_TX_C H0P	P30	Output	トランシーバー・バンク 1A 送信チャンネル 0 P 側
C3	DP0_C2M_N	GTSL_1A_TX_CH0_N	GTSL_1A_TX_CH0_N	GTSL1A_TX_C H0N	P29	Output	トランシーバー・バンク 1A 送信チャンネル 0 N 側
C4	GND	GND	GND	GND	GND	Power	グラウンド
C5	GND	GND	GND	GND	GND	Power	グラウンド
C6	DP0_M2C_P	GTSL_1A_RX_CH0_P	GTSL_1A_RX_CH0_P	GTSL1A_RX_C H0P	K30	Input	トランシーバー・バンク 1A 受信チャンネル 0 P 側
C7	DP0_M2C_N	GTSL_1A_RX_CH0_N	GTSL_1A_RX_CH0_N	GTSL1A_RX_C H0N	K29	Input	トランシーバー・バンク 1A 受信チャンネル 0 N 側
C8	GND	GND	GND	GND	GND	Power	グラウンド
C9	GND	GND	GND	GND	GND	Power	グラウンド
C10	LA06_P	HSIO_2A_B_IO18_P	HSIO_2A_B_IO18_P	IOB,DIFF_IO_2 A_B18P	AB1	I/O	HSIO バンク 2A_B IO18 ディファレンシャル P 側 / シングルエンド
C11	LA06_N	HSIO_2A_B_IO18_N	HSIO_2A_B_IO18_N	IOB,DIFF_IO_2 A_B18N	AA2	I/O	HSIO バンク 2A_B IO18 ディファレンシャル N 側 / シングルエンド
C12	GND	GND	GND	GND	GND	Power	グラウンド
C13	GND	GND	GND	GND	GND	Power	グラウンド
C14	LA10_P	HSIO_2A_T_IO11_P	HSIO_2A_T_IO11_P	IOB,DIFF_IO_2 A_T11P	U4	I/O	HSIO バンク 2A_T IO11 ディファレンシャル P 側 / シングルエンド
C15	LA10_N	HSIO_2A_T_IO11_N	HSIO_2A_T_IO11_N	IOB,DIFF_IO_2 A_T11N	U3	I/O	HSIO バンク 2A_T IO11 ディファレンシャル N 側 / シングルエンド
C16	GND	GND	GND	GND	GND	Power	グラウンド
C17	GND	GND	GND	GND	GND	Power	グラウンド
C18	LA14_P	HSIO_2A_T_IO22_P	HSIO_2A_T_IO22_P	IOB,DIFF_IO_2 A_T22P	T2	I/O	HSIO バンク 2A_T IO22 ディファレンシャル P 側 / シングルエンド
C19	LA14_N	HSIO_2A_T_IO22_N	HSIO_2A_T_IO22_N	IOB,DIFF_IO_2 A_T22N	U1	I/O	HSIO バンク 2A_T IO22 ディファレンシャル N 側 / シングルエンド
C20	GND	GND	GND	GND	GND	Power	グラウンド
C21	GND	GND	GND	GND	GND	Power	グラウンド
C22	LA18_P_C	HSIO_2A_T_IO21_P	HSIO_2A_T_IO21_P	IOB,DIFF_IO_2 A_T21P	R2	I/O	HSIO バンク 2A_T IO21 ディファレンシャル P 側 / シングルエンド
C23	LA18_N_C	HSIO_2A_T_IO21_N	HSIO_2A_T_IO21_N	IOB,DIFF_IO_2 A_T21N	T1	I/O	HSIO バンク 2A_T IO21 ディファレンシャル N 側 / シングルエンド
C24	GND	GND	GND	GND	GND	Power	グラウンド
C25	GND	GND	GND	GND	GND	Power	グラウンド
C26	LA27_P	HSIO_2A_T_IO4_P	HSIO_2A_T_IO4_P	IOB,DIFF_IO_2 A_T4P	R5	I/O	HSIO バンク 2A_T IO4 ディファレンシャル P 側 / シングルエンド
C27	LA27_N	HSIO_2A_T_IO4_N	HSIO_2A_T_IO4_N	IOB,DIFF_IO_2 A_T4N	R6	I/O	HSIO バンク 2A_T IO4 ディファレンシャル N 側 / シングルエンド
C28	GND	GND	GND	GND	GND	Power	グラウンド
C29	GND	GND	GND	GND	GND	Power	グラウンド
C30	SCL	FMC_I2C_SCL_3V3	HVIO_5A_IO14	HVIO_5A_IO14	AG24	Output, 3.3V	FMC I2C クロック信号
C31	SDA	FMC_I2C_SDA_3V3	HVIO_5A_IO13	HVIO_5A_IO13	AF24	I/O, 3.3V	FMC I2C データ信号
C32	GND	GND	GND	GND	GND	Power	グラウンド
C33	GND	GND	GND	GND	GND	Power	グラウンド
C34	GA0	FMC_GA0	N/A	N/A	N/A	N/A	FMC GA0 信号。キャリアボード上でプルダウン
C35	12P0V	12V_FMC	N/A	N/A	N/A	N/A	FMC 12V 電源。キャリアボードより 12V を供給
C36	GND	GND	GND	GND	GND	Power	グラウンド
C37	12P0V	12V_FMC	N/A	N/A	N/A	N/A	FMC 12V 電源。キャリアボードより 12V を供給
C38	GND	GND	GND	GND	GND	Power	グラウンド
C39	3P3V	3.3V_FMC	N/A	N/A	N/A	N/A	FMC 3.3V 電源。キャリアボードより 3.3V を供給
C40	GND	GND	GND	GND	GND	Power	グラウンド

Pin No.	FMC Vita 57.1	Carrier Board 信号名	SoM ピン名	FPGA ピン名	FPGA ピン	FPGA IO	説明
D1	PG_C2M	FMC_PG_C2M_3V3	N/A	N/A	N/A	N/A	FMC PG_C2M 信号。キャリアボードの電源のパワーグッドを接続
D2	GND	GND	GND	GND	GND	Power	グラウンド
D3	GND	GND	GND	GND	GND	Power	グラウンド
D4	GBTCLK0_M2C_P	GTSL_1A_REF_CLK_RX_P	GTSL_1A_REF_CLK_RX_P	REFCLK_GTS_L_1A_RX_P	P25	Input	トランシーバー・バンク 1A リージョナル・リファレンス・クロック P 側
D5	GBTCLK0_M2C_N	GTSL_1A_REF_CLK_RX_N	GTSL_1A_REF_CLK_RX_N	REFCLK_GTS_L_1A_RX_N	P24	Input	トランシーバー・バンク 1A リージョナル・リファレンス・クロック N 側
D6	GND	GND	GND	GND	GND	Power	グラウンド
D7	GND	GND	GND	GND	GND	Power	グラウンド
D8	LA01_P_C	HSIO_2A_T_IO2_P	HSIO_2A_T_IO2_P	IOB,DIFF_IO_2A_T2P	N6	I/O	HSIO バンク 2A_T IO2 ディファレンシャル P 側 / シングルエンド
D9	LA01_N_C	HSIO_2A_T_IO2_N	HSIO_2A_T_IO2_N	IOB,DIFF_IO_2A_T2N	N7	I/O	HSIO バンク 2A_T IO2 ディファレンシャル N 側 / シングルエンド
D10	GND	GND	GND	GND	GND	Power	グラウンド
D11	LA05_P	HSIO_2A_B_IO17_P	HSIO_2A_B_IO17_P	IOB,DIFF_IO_2A_B17P	Y2	I/O	HSIO バンク 2A_B IO17 ディファレンシャル P 側 / シングルエンド
D12	LA05_N	HSIO_2A_B_IO17_N	HSIO_2A_B_IO17_N	IOB,DIFF_IO_2A_B17N	AA1	I/O	HSIO バンク 2A_B IO17 ディファレンシャル N 側 / シングルエンド
D13	GND	GND	GND	GND	GND	Power	グラウンド
D14	LA09_P	HSIO_2A_T_IO23_P	HSIO_2A_T_IO23_P	IOB,DIFF_IO_2A_T23P	V1	I/O	HSIO バンク 2A_T IO23 ディファレンシャル P 側 / シングルエンド
D15	LA09_N	HSIO_2A_T_IO23_N	HSIO_2A_T_IO23_N	IOB,DIFF_IO_2A_T23N	V2	I/O	HSIO バンク 2A_T IO23 ディファレンシャル N 側 / シングルエンド
D16	GND	GND	GND	GND	GND	Power	グラウンド
D17	LA13_P	HSIO_2A_T_IO6_P	HSIO_2A_T_IO6_P	IOB,DIFF_IO_2A_T6P	V6	I/O	HSIO バンク 2A_T IO6 ディファレンシャル P 側 / シングルエンド
D18	LA13_N	HSIO_2A_T_IO6_N	HSIO_2A_T_IO6_N	IOB,DIFF_IO_2A_T6N	W5	I/O	HSIO バンク 2A_T IO6 ディファレンシャル N 側 / シングルエンド
D19	GND	GND	GND	GND	GND	Power	グラウンド
D20	LA17_P_C	HSIO_2A_T_IO20_P	HSIO_2A_T_IO20_P	IOB,DIFF_IO_2A_T20P	R1	I/O	HSIO バンク 2A_T IO20 ディファレンシャル P 側 / シングルエンド
D21	LA17_N_C	HSIO_2A_T_IO20_N	HSIO_2A_T_IO20_N	IOB,DIFF_IO_2A_T20N	P2	I/O	HSIO バンク 2A_T IO20 ディファレンシャル N 側 / シングルエンド
D22	GND	GND	GND	GND	GND	Power	グラウンド
D23	LA23_P	HSIO_2A_B_IO14_P	HSIO_2A_B_IO14_P	IOB,DIFF_IO_2A_B14P	AF1	I/O	HSIO バンク 2A_B IO14 ディファレンシャル P 側 / シングルエンド
D24	LA23_N	HSIO_2A_B_IO14_N	HSIO_2A_B_IO14_N	IOB,DIFF_IO_2A_B14N	AE2	I/O	HSIO バンク 2A_B IO14 ディファレンシャル N 側 / シングルエンド
D25	GND	GND	GND	GND	GND	Power	グラウンド
D26	LA26_P	HSIO_2A_T_IO8_P	HSIO_2A_T_IO8_P	IOB,DIFF_IO_2A_T8P	P5	I/O	HSIO バンク 2A_T IO8 ディファレンシャル P 側 / シングルエンド
D27	LA26_N	HSIO_2A_T_IO8_N	HSIO_2A_T_IO8_N	IOB,DIFF_IO_2A_T8N	P4	I/O	HSIO バンク 2A_T IO8 ディファレンシャル N 側 / シングルエンド
D28	GND	GND	GND	GND	GND	Power	グラウンド
D29	TCK	N/A	N/A	N/A	N/A	N/A	未接続
D30	TDI	N/A	N/A	N/A	N/A	N/A	未接続
D31	TDO	N/A	N/A	N/A	N/A	N/A	未接続
D32	3P3VAUX	3.3V_FMC	N/A	N/A	N/A	N/A	FMC 3P3VAUX 電源。キャリアボードより 3.3V を供給
D33	TMS	N/A	N/A	N/A	N/A	N/A	未接続
D34	TRST_L	N/A	N/A	N/A	N/A	N/A	未接続
D35	GA1	FMC_GA1	N/A	N/A	N/A	N/A	FMC GA1 信号。キャリアボード上でプルダウン
D36	3P3V	3.3V_FMC	N/A	N/A	N/A	N/A	FMC 3.3V 電源。キャリアボードより 3.3V を供給
D37	GND	GND	GND	GND	GND	Power	グラウンド
D38	3P3V	3.3V_FMC	N/A	N/A	N/A	N/A	FMC 3.3V 電源。キャリアボードより 3.3V を供給
D39	GND	GND	GND	GND	GND	Power	グラウンド

Pin No.	FMC Vita 57.1	Carrier Board 信号名	SoM ピン名	FPGA ピン名	FPGA ピン	FPGA IO	説明
D40	3P3V	3.3V_FMC	N/A	N/A	N/A	N/A	FMC 3.3V 電源。キャリアボードより 3.3V を供給
E1	GND	GND	GND	GND	GND	Power	グラウンド
E2	HA01_P_CC	N/A	N/A	N/A	N/A	N/A	未接続
E3	HA01_N_CC	N/A	N/A	N/A	N/A	N/A	未接続
E4	GND	GND	GND	GND	GND	Power	グラウンド
E5	GND	GND	GND	GND	GND	Power	グラウンド
E6	HA05_P	N/A	N/A	N/A	N/A	N/A	未接続
E7	HA05_N	N/A	N/A	N/A	N/A	N/A	未接続
E8	GND	GND	GND	GND	GND	Power	グラウンド
E9	HA09_P	N/A	N/A	N/A	N/A	N/A	未接続
E10	HA09_N	N/A	N/A	N/A	N/A	N/A	未接続
E11	GND	GND	GND	GND	GND	Power	グラウンド
E12	HA13_P	N/A	N/A	N/A	N/A	N/A	未接続
E13	HA13_N	N/A	N/A	N/A	N/A	N/A	未接続
E14	GND	GND	GND	GND	GND	Power	グラウンド
E15	HA16_P	N/A	N/A	N/A	N/A	N/A	未接続
E16	HA16_N	N/A	N/A	N/A	N/A	N/A	未接続
E17	GND	GND	GND	GND	GND	Power	グラウンド
E18	HA20_P	N/A	N/A	N/A	N/A	N/A	未接続
E19	HA20_N	N/A	N/A	N/A	N/A	N/A	未接続
E20	GND	GND	GND	GND	GND	Power	グラウンド
E21	HB03_P	N/A	N/A	N/A	N/A	N/A	未接続
E22	HB03_N	N/A	N/A	N/A	N/A	N/A	未接続
E23	GND	GND	GND	GND	GND	Power	グラウンド
E24	HB05_P	N/A	N/A	N/A	N/A	N/A	未接続
E25	HB05_N	N/A	N/A	N/A	N/A	N/A	未接続
E26	GND	GND	GND	GND	GND	Power	グラウンド
E27	HB09_P	N/A	N/A	N/A	N/A	N/A	未接続
E28	HB09_N	N/A	N/A	N/A	N/A	N/A	未接続
E29	GND	GND	GND	GND	GND	Power	グラウンド
E30	HB13_P	N/A	N/A	N/A	N/A	N/A	未接続
E31	HB13_N	N/A	N/A	N/A	N/A	N/A	未接続
E32	GND	GND	GND	GND	GND	Power	グラウンド
E33	HB19_P	N/A	N/A	N/A	N/A	N/A	未接続
E34	HB19_N	N/A	N/A	N/A	N/A	N/A	未接続
E35	GND	GND	GND	GND	GND	Power	グラウンド
E36	HB21_P	N/A	N/A	N/A	N/A	N/A	未接続
E37	HB21_N	N/A	N/A	N/A	N/A	N/A	未接続
E38	GND	GND	GND	GND	GND	Power	グラウンド
E39	VADJ	FMC_VADJ	N/A	N/A	N/A	N/A	FMC I/O 電圧。キャリアボードより 1.2V を供給
E40	GND	GND	GND	GND	GND	Power	グラウンド
F1	PG_M2C	FMC_PG_M2C 3V3	HVIO_5A_IO11	HVIO_5A_IO11	AH18	Input, 3.3V	FMC PG_M2C 信号
F2	GND	GND	GND	GND	GND	Power	グラウンド
F3	GND	GND	GND	GND	GND	Power	グラウンド
F4	HA00_P_CC	N/A	N/A	N/A	N/A	N/A	未接続
F5	HA00_N_CC	N/A	N/A	N/A	N/A	N/A	未接続
F6	GND	GND	GND	GND	GND	Power	グラウンド
F7	HA04_P	N/A	N/A	N/A	N/A	N/A	未接続
F8	HA04_N	N/A	N/A	N/A	N/A	N/A	未接続
F9	GND	GND	GND	GND	GND	Power	グラウンド
F10	HA08_P	N/A	N/A	N/A	N/A	N/A	未接続
F11	HA08_N	N/A	N/A	N/A	N/A	N/A	未接続
F12	GND	GND	GND	GND	GND	Power	グラウンド
F13	HA12_P	N/A	N/A	N/A	N/A	N/A	未接続
F14	HA12_N	N/A	N/A	N/A	N/A	N/A	未接続

Pin No.	FMC Vita 57.1	Carrier Board 信号名	SoM ピン名	FPGA ピン名	FPGA ピン	FPGA IO	説明
F15	GND	GND	GND	GND	GND	Power	グラウンド
F16	HA15_P	N/A	N/A	N/A	N/A	N/A	未接続
F17	HA15_N	N/A	N/A	N/A	N/A	N/A	未接続
F18	GND	GND	GND	GND	GND	Power	グラウンド
F19	HA19_P	N/A	N/A	N/A	N/A	N/A	未接続
F20	HA19_N	N/A	N/A	N/A	N/A	N/A	未接続
F21	GND	GND	GND	GND	GND	Power	グラウンド
F22	HB02_P	N/A	N/A	N/A	N/A	N/A	未接続
F23	HB02_N	N/A	N/A	N/A	N/A	N/A	未接続
F24	GND	GND	GND	GND	GND	Power	グラウンド
F25	HB04_P	N/A	N/A	N/A	N/A	N/A	未接続
F26	HB04_N	N/A	N/A	N/A	N/A	N/A	未接続
F27	GND	GND	GND	GND	GND	Power	グラウンド
F28	HB08_P	N/A	N/A	N/A	N/A	N/A	未接続
F29	HB08_N	N/A	N/A	N/A	N/A	N/A	未接続
F30	GND	GND	GND	GND	GND	Power	グラウンド
F31	HB12_P	N/A	N/A	N/A	N/A	N/A	未接続
F32	HB12_N	N/A	N/A	N/A	N/A	N/A	未接続
F33	GND	GND	GND	GND	GND	Power	グラウンド
F34	HB16_P	N/A	N/A	N/A	N/A	N/A	未接続
F35	HB16_N	N/A	N/A	N/A	N/A	N/A	未接続
F36	GND	GND	GND	GND	GND	Power	グラウンド
F37	HB20_P	N/A	N/A	N/A	N/A	N/A	未接続
F38	HB20_N	N/A	N/A	N/A	N/A	N/A	未接続
F39	GND	GND	GND	GND	GND	Power	グラウンド
F40	VADJ	FMC_VADJ	N/A	N/A	N/A	N/A	FMC I/O 電圧。キャリアボードより 1.2V を供給
G1	GND	GND	GND	GND	GND	Power	グラウンド
G2	CLK1_M2_C_P	HSIO_2A_T_IO19_CLK0_P	HSIO_2A_T_IO19_CLK0_P	IOB,DIFF_IO_2A_T19P	N2	I/O, Input	HSIO バンク 2A_T IO19 ディファレンシャル P 側 / シングルエンド / CLK0 ディファレンシャルクロック P 側 / シングルエンドクロック
G3	CLK1_M2_C_N	HSIO_2A_T_IO19_CLK0_N	HSIO_2A_T_IO19_CLK0_N	IOB,DIFF_IO_2A_T19N	N1	I/O, Input	HSIO バンク 2A_T IO19 ディファレンシャル N 側 / シングルエンド / CLK0 ディファレンシャルクロック N 側 / シングルエンドクロック
G4	GND	GND	GND	GND	GND	Power	グラウンド
G5	GND	GND	GND	GND	GND	Power	グラウンド
G6	LA00_P_C_C	HSIO_2A_T_IO1_P	HSIO_2A_T_IO1_P	IOB,DIFF_IO_2A_T1P	R7	I/O	HSIO バンク 2A_T IO1 ディファレンシャル P 側 / シングルエンド
G7	LA00_N_C_C	HSIO_2A_T_IO1_N	HSIO_2A_T_IO1_N	IOB,DIFF_IO_2A_T1N	P7	I/O	HSIO バンク 2A_T IO1 ディファレンシャル N 側 / シングルエンド
G8	GND	GND	GND	GND	GND	Power	グラウンド
G9	LA03_P	HSIO_2A_B_IO22_P	HSIO_2A_B_IO22_P	IOB,DIFF_IO_2A_B22P	AK4	I/O	HSIO バンク 2A_B IO22 ディファレンシャル P 側 / シングルエンド
G10	LA03_N	HSIO_2A_B_IO22_N	HSIO_2A_B_IO22_N	IOB,DIFF_IO_2A_B22N	AJ4	I/O	HSIO バンク 2A_B IO22 ディファレンシャル N 側 / シングルエンド
G11	GND	GND	GND	GND	GND	Power	グラウンド
G12	LA08_P	HSIO_2A_B_IO13_P	HSIO_2A_B_IO13_P	IOB,DIFF_IO_2A_B13P	AG1	I/O	HSIO バンク 2A_B IO13 ディファレンシャル P 側 / シングルエンド
G13	LA08_N	HSIO_2A_B_IO13_N	HSIO_2A_B_IO13_N	IOB,DIFF_IO_2A_B13N	AF2	I/O	HSIO バンク 2A_B IO13 ディファレンシャル N 側 / シングルエンド
G14	GND	GND	GND	GND	GND	Power	グラウンド
G15	LA12_P	HSIO_2A_B_IO15_P	HSIO_2A_B_IO15_P	IOB,DIFF_IO_2A_B15P	AD2	I/O	HSIO バンク 2A_B IO15 ディファレンシャル P 側 / シングルエンド
G16	LA12_N	HSIO_2A_B_IO15_N	HSIO_2A_B_IO15_N	IOB,DIFF_IO_2A_B15N	AE1	I/O	HSIO バンク 2A_B IO15 ディファレンシャル N 側 / シングルエンド
G17	GND	GND	GND	GND	GND	Power	グラウンド
G18	LA16_P	HSIO_2A_T_IO14_P	HSIO_2A_T_IO14_P	IOB,DIFF_IO_2A_T14P	Y7	I/O	HSIO バンク 2A_T IO14 ディファレンシャル P 側 / シングルエンド

Pin No.	FMC Vita 57.1	Carrier Board 信号名	SoM ピン名	FPGA ピン名	FPGA ピン	FPGA IO	説明
G19	LA16_N	HSIO_2A_T_IO14_N	HSIO_2A_T_IO14_N	IOB,DIFF_IO_2A_T14N	Y6	I/O	HSIO バンク 2A_T IO14 ディファレンシャル N側 / シングルエンド
G20	GND	GND	GND	GND	GND	Power	グラウンド
G21	LA20_P	HSIO_2A_T_IO7_P	HSIO_2A_T_IO7_P	IOB,DIFF_IO_2A_T7P	N3	I/O	HSIO バンク 2A_T IO7 ディファレンシャル P側 / シングルエンド
G22	LA20_N	HSIO_2A_T_IO7_N	HSIO_2A_T_IO7_N	IOB,DIFF_IO_2A_T7N	P3	I/O	HSIO バンク 2A_T IO7 ディファレンシャル N側 / シングルエンド
G23	GND	GND	GND	GND	GND	Power	グラウンド
G24	LA22_P	HSIO_2A_T_IO12_P	HSIO_2A_T_IO12_P	IOB,DIFF_IO_2A_T12P	V3	I/O	HSIO バンク 2A_T IO12 ディファレンシャル P側 / シングルエンド
G25	LA22_N	HSIO_2A_T_IO12_N	HSIO_2A_T_IO12_N	IOB,DIFF_IO_2A_T12N	W3	I/O	HSIO バンク 2A_T IO12 ディファレンシャル N側 / シングルエンド
G26	GND	GND	GND	GND	GND	Power	グラウンド
G27	LA25_P	HSIO_2A_T_IO10_P	HSIO_2A_T_IO10_P	IOB,DIFF_IO_2A_T10P	U5	I/O	HSIO バンク 2A_T IO10 ディファレンシャル P側 / シングルエンド
G28	LA25_N	HSIO_2A_T_IO10_N	HSIO_2A_T_IO10_N	IOB,DIFF_IO_2A_T10N	T4	I/O	HSIO バンク 2A_T IO10 ディファレンシャル N側 / シングルエンド
G29	GND	GND	GND	GND	GND	Power	グラウンド
G30	LA29_P	HSIO_2A_T_IO16_P	HSIO_2A_T_IO16_P	IOB,DIFF_IO_2A_T16P	AB5	I/O	HSIO バンク 2A_T IO16 ディファレンシャル P側 / シングルエンド
G31	LA29_N	HSIO_2A_T_IO16_N	HSIO_2A_T_IO16_N	IOB,DIFF_IO_2A_T16N	AB6	I/O	HSIO バンク 2A_T IO16 ディファレンシャル N側 / シングルエンド
G32	GND	GND	GND	GND	GND	Power	グラウンド
G33	LA31_P	HSIO_2A_B_IO20_P	HSIO_2A_B_IO20_P	IOB,DIFF_IO_2A_B20P	AK7	I/O	HSIO バンク 2A_B IO20 ディファレンシャル P側 / シングルエンド
G34	LA31_N	HSIO_2A_B_IO20_N	HSIO_2A_B_IO20_N	IOB,DIFF_IO_2A_B20N	AJ8	I/O	HSIO バンク 2A_B IO20 ディファレンシャル N側 / シングルエンド
G35	GND	GND	GND	GND	GND	Power	グラウンド
G36	LA33_P	HSIO_2A_B_IO23_P	HSIO_2A_B_IO23_P	IOB,DIFF_IO_2A_B23P	AH2	I/O	HSIO バンク 2A_B IO23 ディファレンシャル P側 / シングルエンド
G37	LA33_N	HSIO_2A_B_IO23_N	HSIO_2A_B_IO23_N	IOB,DIFF_IO_2A_B23N	AG3	I/O	HSIO バンク 2A_B IO23 ディファレンシャル N側 / シングルエンド
G38	GND	GND	GND	GND	GND	Power	グラウンド
G39	VADJ	FMC_VADJ	N/A	N/A	N/A	N/A	FMC I/O 電圧。キャリアボードより 1.2V を供給
G40	GND	GND	GND	GND	GND	Power	グラウンド
H1	VREF_A_M2C	N/A	N/A	N/A	N/A	N/A	未接続
H2	PRSNT_M2C_L	FMC_PRSNT_B_3V3	HVIO_5A_IO12	HVIO_5A_IO12	AG21	Input, 3.3V	FMC PRSNT_M2C_L 信号
H3	GND	GND	GND	GND	GND	Power	グラウンド
H4	CLK0_M2C_P	HSIO_2A_T_IO18_CLK1_P	HSIO_2A_T_IO18_CLK1_P	IOB,DIFF_IO_2A_T18P	AC6	I/O, Input	HSIO バンク 2A_T IO18 ディファレンシャル P側 / シングルエンド / CLK1 ディファレンシャルクロック P側 / シングルエンドクロック
H5	CLK0_M2C_N	HSIO_2A_T_IO18_CLK1_N	HSIO_2A_T_IO18_CLK1_N	IOB,DIFF_IO_2A_T18N	AC5	I/O, Input	HSIO バンク 2A_T IO18 ディファレンシャル N側 / シングルエンド / CLK1 ディファレンシャルクロック N側 / シングルエンドクロック
H6	GND	GND	GND	GND	GND	Power	グラウンド
H7	LA02_P	HSIO_2A_T_IO3_P	HSIO_2A_T_IO3_P	IOB,DIFF_IO_2A_T3P	T6	I/O	HSIO バンク 2A_T IO3 ディファレンシャル P側 / シングルエンド
H8	LA02_N	HSIO_2A_T_IO3_N	HSIO_2A_T_IO3_N	IOB,DIFF_IO_2A_T3N	T7	I/O	HSIO バンク 2A_T IO3 ディファレンシャル N側 / シングルエンド
H9	GND	GND	GND	GND	GND	Power	グラウンド
H10	LA04_P	HSIO_2A_B_IO21_P	HSIO_2A_B_IO21_P	IOB,DIFF_IO_2A_B21P	AJ5	I/O	HSIO バンク 2A_B IO21 ディファレンシャル P側 / シングルエンド
H11	LA04_N	HSIO_2A_B_IO21_N	HSIO_2A_B_IO21_N	IOB,DIFF_IO_2A_B21N	AK5	I/O	HSIO バンク 2A_B IO21 ディファレンシャル N側 / シングルエンド
H12	GND	GND	GND	GND	GND	Power	グラウンド
H13	LA07_P	HSIO_2A_B_IO19_P	HSIO_2A_B_IO19_P	IOB,DIFF_IO_2A_B19P	AK6	I/O	HSIO バンク 2A_B IO19 ディファレンシャル P側 / シングルエンド

Pin No.	FMC Vita 57.1	Carrier Board 信号名	SoM ピン名	FPGA ピン名	FPGA ピン	FPGA IO	説明
H14	LA07_N	HSIO_2A_B_IO19_N	HSIO_2A_B_IO19_N	IOB,DIFF_IO_2A_B19N	AJ7	I/O	HSIO バンク 2A_B IO19 ディファレンシャル N側 / シングルエンド
H15	GND	GND	GND	GND	GND	Power	グラウンド
H16	LA11_P	HSIO_2A_B_IO16_P	HSIO_2A_B_IO16_P	IOB,DIFF_IO_2A_B16P	AC1	I/O	HSIO バンク 2A_B IO16 ディファレンシャル P側 / シングルエンド
H17	LA11_N	HSIO_2A_B_IO16_N	HSIO_2A_B_IO16_N	IOB,DIFF_IO_2A_B16N	AC2	I/O	HSIO バンク 2A_B IO16 ディファレンシャル N側 / シングルエンド
H18	GND	GND	GND	GND	GND	Power	グラウンド
H19	LA15_P	HSIO_2A_T_IO9_P	HSIO_2A_T_IO9_P	IOB,DIFF_IO_2A_T9P	T3	I/O	HSIO バンク 2A_T IO9 ディファレンシャル P側 / シングルエンド
H20	LA15_N	HSIO_2A_T_IO9_N	HSIO_2A_T_IO9_N	IOB,DIFF_IO_2A_T9N	R4	I/O	HSIO バンク 2A_T IO9 ディファレンシャル N側 / シングルエンド
H21	GND	GND	GND	GND	GND	Power	グラウンド
H22	LA19_P	HSIO_2A_T_IO24_P	HSIO_2A_T_IO24_P	IOB,DIFF_IO_2A_T24P	Y1	I/O	HSIO バンク 2A_T IO24 ディファレンシャル P側 / シングルエンド
H23	LA19_N	HSIO_2A_T_IO24_N	HSIO_2A_T_IO24_N	IOB,DIFF_IO_2A_T24N	W2	I/O	HSIO バンク 2A_T IO24 ディファレンシャル N側 / シングルエンド
H24	GND	GND	GND	GND	GND	Power	グラウンド
H25	LA21_P	HSIO_2A_T_IO13_P	HSIO_2A_T_IO13_P	IOB,DIFF_IO_2A_T13P	V7	I/O	HSIO バンク 2A_T IO13 ディファレンシャル P側 / シングルエンド
H26	LA21_N	HSIO_2A_T_IO13_N	HSIO_2A_T_IO13_N	IOB,DIFF_IO_2A_T13N	W7	I/O	HSIO バンク 2A_T IO13 ディファレンシャル N側 / シングルエンド
H27	GND	GND	GND	GND	GND	Power	グラウンド
H28	LA24_P	HSIO_2A_T_IO5_P	HSIO_2A_T_IO5_P	IOB,DIFF_IO_2A_T5P	V5	I/O	HSIO バンク 2A_T IO5 ディファレンシャル P側 / シングルエンド
H29	LA24_N	HSIO_2A_T_IO5_N	HSIO_2A_T_IO5_N	IOB,DIFF_IO_2A_T5N	U6	I/O	HSIO バンク 2A_T IO5 ディファレンシャル N側 / シングルエンド
H30	GND	GND	GND	GND	GND	Power	グラウンド
H31	LA28_P	HSIO_2A_T_IO15_P	HSIO_2A_T_IO15_P	IOB,DIFF_IO_2A_T15P	AA6	I/O	HSIO バンク 2A_T IO15 ディファレンシャル P側 / シングルエンド
H32	LA28_N	HSIO_2A_T_IO15_N	HSIO_2A_T_IO15_N	IOB,DIFF_IO_2A_T15N	AA7	I/O	HSIO バンク 2A_T IO15 ディファレンシャル N側 / シングルエンド
H33	GND	GND	GND	GND	GND	Power	グラウンド
H34	LA30_P	HSIO_2A_T_IO17_P	HSIO_2A_T_IO17_P	IOB,DIFF_IO_2A_T17P	AC7	I/O	HSIO バンク 2A_T IO17 ディファレンシャル P側 / シングルエンド
H35	LA30_N	HSIO_2A_T_IO17_N	HSIO_2A_T_IO17_N	IOB,DIFF_IO_2A_T17N	AD7	I/O	HSIO バンク 2A_T IO17 ディファレンシャル N側 / シングルエンド
H36	GND	GND	GND	GND	GND	Power	グラウンド
H37	LA32_P	HSIO_2A_B_IO24_P	HSIO_2A_B_IO24_P	IOB,DIFF_IO_2A_B24P	AJ3	I/O	HSIO バンク 2A_B IO24 ディファレンシャル P側 / シングルエンド
H38	LA32_N	HSIO_2A_B_IO24_N	HSIO_2A_B_IO24_N	IOB,DIFF_IO_2A_B24N	AH3	I/O	HSIO バンク 2A_B IO24 ディファレンシャル N側 / シングルエンド
H39	GND	GND	GND	GND	GND	Power	グラウンド
H40	VADJ	FMC_VADJ	N/A	N/A	N/A	N/A	FMC I/O 電圧。キャリアボードより 1.2V を供給
J1	GND	GND	GND	GND	GND	Power	グラウンド
J2	CLK3_BID IR_P	N/A	N/A	N/A	N/A	N/A	未接続
J3	CLK3_BID IR_N	N/A	N/A	N/A	N/A	N/A	未接続
J4	GND	GND	GND	GND	GND	Power	グラウンド
J5	GND	GND	GND	GND	GND	Power	グラウンド
J6	HA03_P	N/A	N/A	N/A	N/A	N/A	未接続
J7	HA03_N	N/A	N/A	N/A	N/A	N/A	未接続
J8	GND	GND	GND	GND	GND	Power	グラウンド
J9	HA07_P	N/A	N/A	N/A	N/A	N/A	未接続
J10	HA07_N	N/A	N/A	N/A	N/A	N/A	未接続
J11	GND	GND	GND	GND	GND	Power	グラウンド
J12	HA11_P	N/A	N/A	N/A	N/A	N/A	未接続
J13	HA11_N	N/A	N/A	N/A	N/A	N/A	未接続
J14	GND	GND	GND	GND	GND	Power	グラウンド
J15	HA14_P	N/A	N/A	N/A	N/A	N/A	未接続

Pin No.	FMC Vita 57.1	Carrier Board 信号名	SoM ピン名	FPGA ピン名	FPGA ピン	FPGA IO	説明
J16	HA14_N	N/A	N/A	N/A	N/A	N/A	未接続
J17	GND	GND	GND	GND	GND	Power	グラウンド
J18	HA18_P_CC	N/A	N/A	N/A	N/A	N/A	未接続
J19	HA18_N_CC	N/A	N/A	N/A	N/A	N/A	未接続
J20	GND	GND	GND	GND	GND	Power	グラウンド
J21	HA22_P	N/A	N/A	N/A	N/A	N/A	未接続
J22	HA22_N	N/A	N/A	N/A	N/A	N/A	未接続
J23	GND	GND	GND	GND	GND	Power	グラウンド
J24	HB01_P	N/A	N/A	N/A	N/A	N/A	未接続
J25	HB01_N	N/A	N/A	N/A	N/A	N/A	未接続
J26	GND	GND	GND	GND	GND	Power	グラウンド
J27	HB07_P	N/A	N/A	N/A	N/A	N/A	未接続
J28	HB07_N	N/A	N/A	N/A	N/A	N/A	未接続
J29	GND	GND	GND	GND	GND	Power	グラウンド
J30	HB11_P	N/A	N/A	N/A	N/A	N/A	未接続
J31	HB11_N	N/A	N/A	N/A	N/A	N/A	未接続
J32	GND	GND	GND	GND	GND	Power	グラウンド
J33	HB15_P	N/A	N/A	N/A	N/A	N/A	未接続
J34	HB15_N	N/A	N/A	N/A	N/A	N/A	未接続
J35	GND	GND	GND	GND	GND	Power	グラウンド
J36	HB18_P	N/A	N/A	N/A	N/A	N/A	未接続
J37	HB18_N	N/A	N/A	N/A	N/A	N/A	未接続
J38	GND	GND	GND	GND	GND	Power	グラウンド
J39	VIO_B_M2C	N/A	N/A	N/A	N/A	N/A	未接続
J40	GND	GND	GND	GND	GND	Power	グラウンド
K1	VREF_B_M2C	N/A	N/A	N/A	N/A	N/A	未接続
K2	GND	GND	GND	GND	GND	Power	グラウンド
K3	GND	GND	GND	GND	GND	Power	グラウンド
K4	CLK2_BID_IR_P	N/A	N/A	N/A	N/A	N/A	未接続
K5	CLK2_BID_IR_N	N/A	N/A	N/A	N/A	N/A	未接続
K6	GND	GND	GND	GND	GND	Power	グラウンド
K7	HA02_P	N/A	N/A	N/A	N/A	N/A	未接続
K8	HA02_N	N/A	N/A	N/A	N/A	N/A	未接続
K9	GND	GND	GND	GND	GND	Power	グラウンド
K10	HA06_P	N/A	N/A	N/A	N/A	N/A	未接続
K11	HA06_N	N/A	N/A	N/A	N/A	N/A	未接続
K12	GND	GND	GND	GND	GND	Power	グラウンド
K13	HA10_P	N/A	N/A	N/A	N/A	N/A	未接続
K14	HA10_N	N/A	N/A	N/A	N/A	N/A	未接続
K15	GND	GND	GND	GND	GND	Power	グラウンド
K16	HA17_P_CC	N/A	N/A	N/A	N/A	N/A	未接続
K17	HA17_N_CC	N/A	N/A	N/A	N/A	N/A	未接続
K18	GND	GND	GND	GND	GND	Power	グラウンド
K19	HA21_P	N/A	N/A	N/A	N/A	N/A	未接続
K20	HA21_N	N/A	N/A	N/A	N/A	N/A	未接続
K21	GND	GND	GND	GND	GND	Power	グラウンド
K22	HA23_P	N/A	N/A	N/A	N/A	N/A	未接続
K23	HA23_N	N/A	N/A	N/A	N/A	N/A	未接続
K24	GND	GND	GND	GND	GND	Power	グラウンド
K25	HB00_P_CC	N/A	N/A	N/A	N/A	N/A	未接続
K26	HB00_N_CC	N/A	N/A	N/A	N/A	N/A	未接続
K27	GND	GND	GND	GND	GND	Power	グラウンド

Pin No.	FMC Vita 57.1	Carrier Board 信号名	SoM ピン名	FPGA ピン名	FPGA ピン	FPGA IO	説明
K28	HB06_P_CC	N/A	N/A	N/A	N/A	N/A	未接続
K29	HB06_N_CC	N/A	N/A	N/A	N/A	N/A	未接続
K30	GND	GND	GND	GND	GND	Power	グラウンド
K31	HB10_P	N/A	N/A	N/A	N/A	N/A	未接続
K32	HB10_N	N/A	N/A	N/A	N/A	N/A	未接続
K33	GND	GND	GND	GND	GND	Power	グラウンド
K34	HB14_P	N/A	N/A	N/A	N/A	N/A	未接続
K35	HB14_N	N/A	N/A	N/A	N/A	N/A	未接続
K36	GND	GND	GND	GND	GND	Power	グラウンド
K37	HB17_P_CC	N/A	N/A	N/A	N/A	N/A	未接続
K38	HB17_N_CC	N/A	N/A	N/A	N/A	N/A	未接続
K39	GND	GND	GND	GND	GND	Power	グラウンド
K40	VIO_B_M2C	N/A	N/A	N/A	N/A	N/A	未接続

3. セットアップ方法

3.1. microSD カードの挿抜

microSD カードを挿入する際は、下図(a)のようにカードスロットに水平にカードを差し込み、矢印方向へカチッと音がするまで押し込んでください。

microSD カードを取り外す際は、下図(b)のように挿入されているカードをさらに矢印方向へカチッと音がするまで押し込むとカードが少し飛び出しますので、指でつまんで静かに引き抜いてください。



(a) microSD カードの挿入



(b) microSD カードの抜き取り

図 3-1 microSD カードの挿抜

microSD カードに書き込むリファレンスデザインについては、弊社のダウンロードサイトにアップされています。

[ダウンロード](#) | [株式会社近藤電子工業](#)

3.2. 電源投入について

電源は USB-PD から供給されます。USB-PD から 15V が供給されているとき、LED7 が点灯します。この状態では SoM を含むボード内の各 IC へは電源は供給されていません。電源スイッチ (SW9) を ON 側にスライドさせると、ボードに電源が供給されます。ボードに電源が供給されている間は、LED8 が点灯します。

本製品に FMC や HAT ボード、Altera FPGA ダウンロード・ケーブル II または III、MIPI フレキケーブルを接続する際は、USB-PD ケーブルを取り外し、電源が供給されていない状態で行ってください。

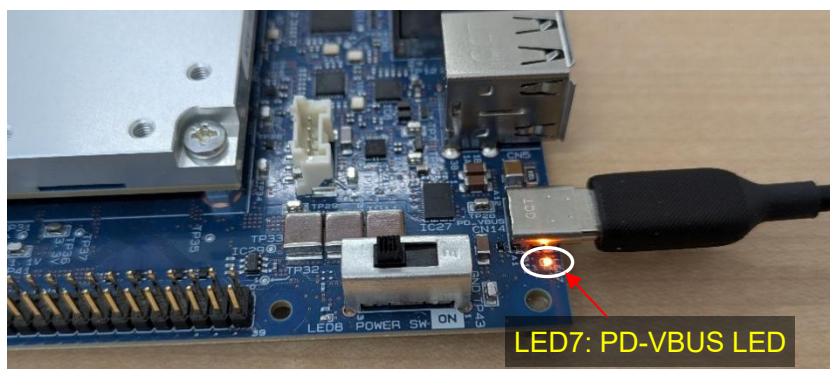


図 3-2 15V (USB-PD) 印加状態 / 電源 OFF 状態

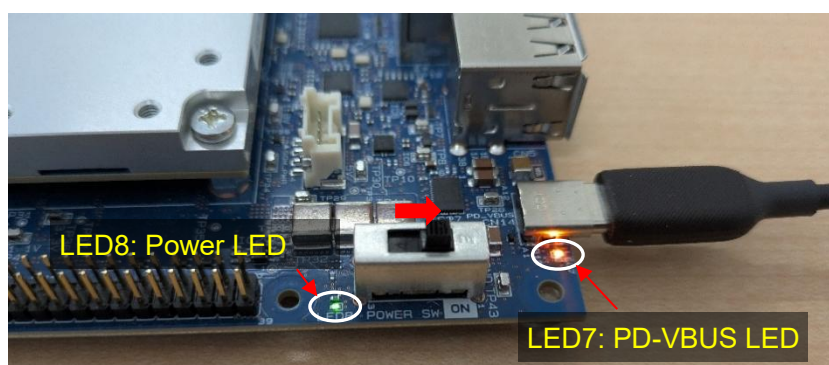


図 3-3 電源 ON 状態

電源スイッチを起点にして電源シーケンスが開始される構成となっています。電源スイッチを ON 状態のまま USB-PD ケーブルを抜き差しして電源を投入するような使用は避けてください。

また、使用後は USB-PD ケーブルを取り外し、LED7 が消灯していることを確認してください。

3.3. MIPI ケーブルの挿抜

MIPI コネクタへのケーブルの挿入は、下図に示すとおり、(a)ラッチの解放、(b)MIPI ケーブルの挿入、(c)ラッチの固定の順で行ってください。

取り外しは、挿入時と逆の手順で行ってください。

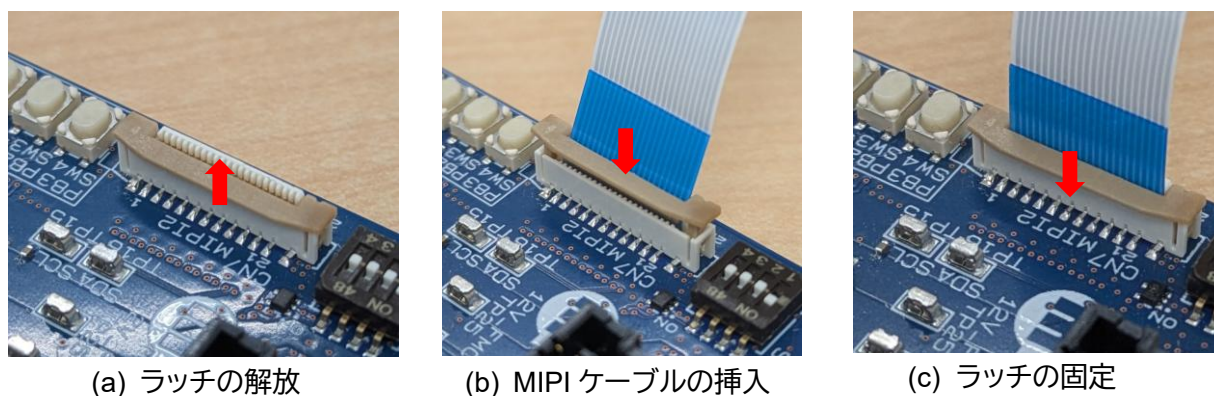


図 3-4 MIPI ケーブルの挿抜

3.4. RTC バックアップ用電池の挿抜

RTC バックアップ用電池 (CR1220) は、以下に示すように開発キット裏面の電池ホルダ BT1 に挿入し、基板面と面一になるまで押し込んでください。

取り外す際は、電池ホルダの黄色矢印の部分に細い棒を差し込み、電池を引き抜いてください。

電池の推奨型番:CR1220 (Panasonic)

[CR1220 - リチウム一次電池 - パナソニック エナジー株式会社](#)

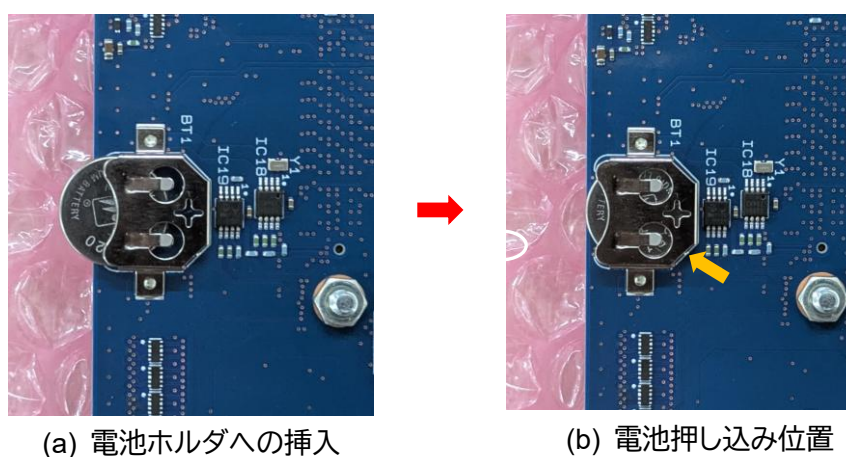


図 3-5 RTC バックアップ用電池の挿抜

4. 基板外形

本製品の外形寸法図を以下に示します。(単位:mm)

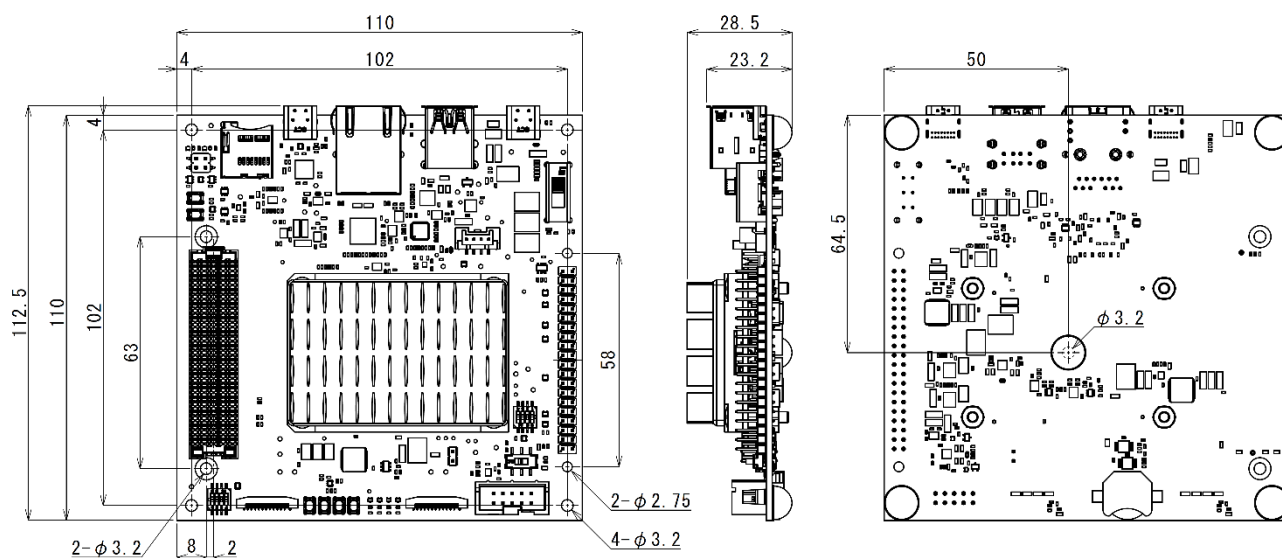


図 3-6 外形寸法

5. 更新履歴

Ver.	更新日付	内容
1.0	2026/05/11	新規作成